

# 富士通 UNIXサーバ SPARC Servers






富士通UNIXサーバ SPARC Serversは、SPARCプロセッサとOracle Solarisを採用した、基幹システムやリアルタイムな情報分析に最適な高性能・高信頼サーバです。

SPARC M12の製品ラインナップ、仕様、ロードマップ、および各種関連情報について、下記目次からたどることができます。

目次	
<a href="#">1. 製品ラインナップ</a>	
<a href="#">2. 仕様・諸元</a>	
<a href="#">2-1. SPARC M12-1</a>	
<a href="#">2-2. SPARC M12-2</a>	
<a href="#">2-3. SPARC M12-2S</a>	
<a href="#">3. ロードマップ</a>	
<a href="#">4. UNIXサーバ 今までに発表した製品</a>	
<a href="#">5. 製品マニュアル</a>	
<a href="#">6. UNIXサーバ ISV/IHV技術情報</a>	
<a href="#">7. ダウンロード</a>	
<a href="#">8. 関連情報</a>	
<a href="#">9. 商標について</a>	
<a href="#">10. お問い合わせ</a>	
<a href="#">付録 : SPARC Servers 技術情報</a>	
<a href="#">付録1. SPARC M12 内部構造</a>	
<a href="#">付録2. SPARC Servers 徹底解説</a>	

## 1. 製品ラインナップ



モデル	SPARC M12-1	SPARC M12-2	SPARC M12-2S
製品画像			
CPU	SPARC64™ XII	SPARC64™ XII	SPARC64™ XII
最大CPU	1	2	8
最大コア数	6	24	96
最大スレッド数	48	192	768
最大メモリ	1TB	3TB	12TB
最大内蔵ディスク	9.6TB	9.6TB	38.4TB
最大PCIスロット (注1)	33	91	352

(注1) PCIボックス接続時

### その他のSPARC Servers

- SPARC S7-2
- SPARC S7-2L

## 2. 仕様・諸元

### 2-1. SPARC M12-1

#### エンタープライズサーバの高い性能、信頼性を実現するエントリーサーバ

1コア単位での段階的な性能強化が可能なエントリーサーバ。  
 スモールスタートを実現し、優れたコストパフォーマンスを発揮します。



		SPARC M12-1
形状		ラックマウント (1U)
プロセッサ	プロセッサ名称	SPARC64™ XII
	周波数	3.2GHz
	プロセッサ数	1プロセッサ
	コア数	最大6コア
	スレッド数	最大48スレッド
	1次キャッシュメモリ	128KB (命令64KB+データ64KB) [1コアあたり]
	2次キャッシュメモリ	512KB (命令・データ共通) [1コアあたり]
	3次キャッシュメモリ	16MB (命令・データ共通) [1プロセッサあたり]
メモリ		最大1TB
内蔵ディスク/SSD	搭載台数	最大8台 (SAS-HDD または SAS-SSD)
	容量	最大9.6TB
PCIスロット	内蔵	PCI Express 3.0 (8レーン) : 3スロット
	PCIボックス接続時 (注1)	PCI Express 3.0 (8レーン) : 最大33スロット
I/Oインターフェース	LAN	4ポート(100BASE-TX/1000BASE-T/10GBASE-T(RJ45))
	SAS	1ポート (mini-SAS、6Gbps)
	USB	2ポート
冗長機構		メモリ (注2)、ディスク (注3)、SSD (注4)、電源、ファン、電源入力系統、PCIカード (注5)
活性交換機構		ディスク (注3)、SSD (注4)、電源、ファン
外形寸法 (注6)		幅 : 431mm × 奥行 : 721mm × 高さ : 42.5mm
質量		18kg (注7)
電源	電圧	AC100~120V ±10%, AC200~240V ±10%
	相数	単相
	周波数	50Hz/60Hz
最大消費電力/皮相電力	AC100~120V時	785W/809VA
	AC200~240V時	774W/798VA
最大発熱量	AC100~120V時	2,830kJ/h
	AC200~240V時	2,790kJ/h
省エネ法に基づくエネルギー消費効率 (注8) (2021年度目標基準)		区分: 4 エネルギー消費効率: 6.6
オペレーティングシステム		Oracle Solaris

注1 : 構成やOS版数により最大数は異なります

注2 : メモリミラー時

注3 : ソフトウェアまたは内蔵ハードウェアRAIDによるディスクミラー時

注4 : ソフトウェアによるディスクミラー時

注5 : マルチバス構成時

注6 : 突起物を含まない外形寸法

注7 : PCIカード、ラックマウントレールを除く

注8 : エネルギー消費効率とは、中央演算処理装置、補助記憶装置および主記憶装置の消費電力あたりの性能を幾何平均して得られる数値です。

## 2-2. SPARC M12-2

### ミッションクリティカルなアプリケーションを支えるエンタープライズサーバ

高性能、高信頼をコンパクトな筐体に凝縮し、柔軟な拡張性を兼ね備えたシステム統合に最適なミッドレンジサーバです。



SPARC M12-2		
形状	ラックマウント (4U)	
プロセッサ	プロセッサ名称	SPARC64™ XII
	周波数	3.9GHz
	プロセッサ数	最大2プロセッサ
	コア数	最大24コア
	スレッド数	最大192スレッド
	1次キャッシュメモリ	128KB (命令64KB+データ64KB) [1コアあたり]
	2次キャッシュメモリ	512KB (命令・データ共通) [1コアあたり]
	3次キャッシュメモリ	32MB (命令・データ共通) [1プロセッサあたり]
メモリ	最大3TB	
内蔵ディスク/SSD	搭載台数	最大8台 (SAS-HDD または SAS-SSD)
	容量	最大9.6TB
PCIスロット	内蔵	PCI Express 3.0 (8レーン) : 11スロット
	PCIボックス接続時 (注1)	PCI Express 3.0 (8レーン) : 最大91スロット
I/Oインターフェース	LAN	4ポート(100BASE-TX/1000BASE-T/10GBASE-T(RJ45))
	SAS	1ポート (mini-SAS、6Gbps)
	USB	2ポート
冗長機構	メモリ (注2)、ディスク (注3)、SSD (注4)、電源、ファン、電源入力系統、PCIカード (注5)、水冷ポンプ	
活性交換機構	ディスク (注3)、SSD (注4)、電源、ファン、PCIカード (注5)、PCIボックス	
外形寸法 (注6)	幅 : 440mm × 奥行 : 800mm × 高さ : 175mm	
質量	60kg (注7)	
電源	電圧	AC200~240V ±10%
	相数	単相
	周波数	50Hz/60Hz、+2%/-4%
最大消費電力/皮相電力	2,974W/3,035VA	
最大発熱量	10,710kJ/h	
省エネ法に基づくエネルギー消費効率 (注8) (2021年度目標基準)	区分: 5 エネルギー消費効率: 4.5	
オペレーティングシステム	Oracle Solaris	

注1 : 構成やファームウェア/OS版数により最大数は異なります。

注2 : メモリミラー時

注3 : ソフトウェアまたは内蔵ハードウェアRAIDによるディスクミラー時

注4 : ソフトウェアによるディスクミラー時

注5 : マルチバス構成時

注6 : 突起物を含まない外形寸法

注7 : PCIカード、ラックマウントレールを除く

注8 : エネルギー消費効率とは、中央演算処理装置、補助記憶装置および主記憶装置の消費電力あたりの性能を幾何平均して得られる数値です。

## 2-3. SPARC M12-2S

### 卓越した性能と高いスケラビリティを誇るフラッグシップモデル

データベース、アナリティクス、トランザクションなど、大規模なミッションクリティカルシステムで要求される業務に最適な選択肢となるエンタープライズサーバです。



		SPARC M12-2S	
		1台構成時	4台構成時
形状		ラックマウント (4U)	ラックマウント (16U) (注1)
プロセッサ	プロセッサ名称	SPARC64™ XII	
	周波数	4.25GHz	
	プロセッサ数	最大2プロセッサ	最大8プロセッサ
	コア数	最大24コア	最大96コア
	スレッド数	最大192スレッド	最大768スレッド
	1次キャッシュメモリ	128KB (命令64KB+データ64KB) [1コアあたり]	
	2次キャッシュメモリ	512KB (命令・データ共通) [1コアあたり]	
	3次キャッシュメモリ	32MB (命令・データ共通) [1プロセッサあたり]	
メモリ		最大3TB	最大12TB
内蔵ディスク/SSD	搭載台数	最大8台 (SAS-HDD または SAS-SSD)	最大32台 (SAS-HDD または SAS-SSD)
	容量	最大9.6TB	最大38.4TB
PCIスロット	内蔵	PCI Express 3.0 (8レーン) : 8スロット	PCI Express 3.0 (8レーン) : 32スロット
	PCIボックス接続時 (注2)	PCI Express 3.0 (8レーン) : 最大88スロット	PCI Express 3.0 (8レーン) : 最大352スロット
I/Oインターフェース	LAN	4ポート (100BASE-TX/1000BASE-T/10GBASE-T(RJ45))	16ポート (100BASE-TX/1000BASE-T/10GBASE-T(RJ45))
	SAS	1ポート (mini-SAS, 6Gbps)	4ポート (mini-SAS, 6Gbps)
	USB	2ポート	8ポート
冗長機構		メモリ (注3)、ディスク (注4)、SSD (注5)、電源、ファン、電源入力系統、PCIカード (注6)、水冷ポンプ、XSCF (注7)	
活性交換機構		ディスク (注4)、SSD (注5)、電源、ファン、PCIカード (注6)、PCIボックス、XSCF (注7)	
外形寸法 (注8)		幅 : 440mm × 奥行 : 800mm × 高さ : 175mm	幅 : 440mm × 奥行 : 800mm × 高さ : 175mm (1台あたり)
質量		60kg (注9)	240kg (注9)
電源	電圧	AC200~240V ±10%	
	相数	単相	
	周波数	50Hz/60Hz、+2%/-4%	
最大消費電力/皮相電力		3,292W/3,359VA	13,168W/13,436VA
最大発熱量		11,850kJ/h	47,400kJ/h
省エネ法に基づくエネルギー消費効率 (注10) (2021年度目標基準)		区分: 5 エネルギー消費効率: 4.3	
オペレーティングシステム		Oracle Solaris	

注1 : 5台以上の構成用に提供していた拡張接続用ラックは販売終了。

注2 : 構成やファームウェア/OS版数により最大数は異なります。

注3 : メモリミラー時

注4 : ソフトウェアまたは内蔵ハードRAIDによるディスクミラー時

注5 : ソフトウェアによるディスクミラー時

注6 : マルチバス構成時

注7 : 2台以上の構成時 注8 : 突起物を含まない外形寸法

注8 : 突起物を含まない外形寸法

注9 : PCIカード、ラックマウントレールを除く

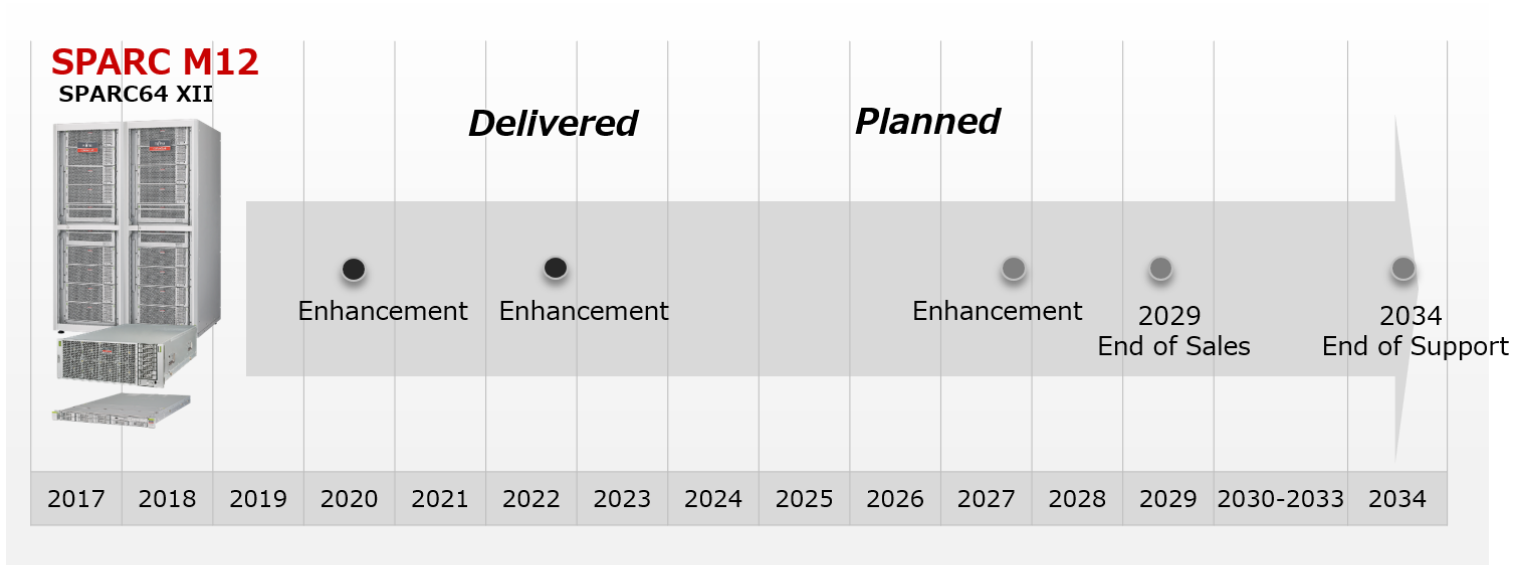
注10 : エネルギー消費効率とは、中央演算処理装置、補助記憶装置および主記憶装置の消費電力あたりの性能を幾何平均して得られる数値です。

### 3. ロードマップ

富士通は、UNIXサーバの国内市場トップベンダーとしてビジネスを展開しています。

1985年にメインフレーム（FACOM Mシリーズ）へUNIX OS（UTS/M）を搭載したUNIXシステムを商品化し、1991年には、UNIXサーバ「DS/90 7000シリーズ」を発表しました。富士通はその開発当時の最先端技術を採用しながら、今日まで発展を遂げてきました。

富士通UNIXサーバは、お客様資産の保護、さらにはお客様のモダナイゼーション検討ならびに移行期間を確保するため、2029年9月末まで販売継続し、2034年11月末まで確実にサポートしてまいります。



- ・本ロードマップは予告なしに変更することがあります。
- ・年数は年度表現となります。

- ・富士通は、SPARC M12を2029年9月末まで販売(2029年11月末最終出荷)、2034年11月末にサポート終了します。
- ・富士通は、SPARC/Solarisクラウド「FUJITSU Cloud Service for SPARC」を2034年11月末にサービス終了します。

#### 富士通からのお知らせ

社会課題解決と新たな価値を創出できるコネクテッドな社会を実現するデジタルインフラ基盤の提供について

## 4. UNIXサーバ 今までに発表した製品

富士通のUNIXサーバ SPARC Serversの販売状況および販売終了製品に関する情報です。

### SPARC Servers 販売状況

[SPARC Servers 販売・保守サービス状況（型名一覧）](#) 

製品名	販売開始	本体装置販売状況
SPARC M12-1	2017年7月	販売中
SPARC M12-2	2017年4月	販売中
SPARC M12-2S	2017年4月	販売中
SPARC M10-1	2013年1月	2021年12月販売終了
SPARC M10-4	2013年1月	2017年9月販売終了
SPARC M10-4S	2013年1月	2020年9月販売終了
SPARC S7-2	2017年2月	販売中
SPARC S7-2L	2017年2月	販売中
SPARC T7-1	2016年4月	2020年3月販売終了
SPARC T7-2	2016年4月	2019年2月販売終了
SPARC T7-4	2016年4月	2019年2月販売終了
SPARC M7-8	2016年4月	2019年2月販売終了
SPARC M7-16	2016年4月	2019年2月販売終了
SPARC T5-2	2016年4月	2017年3月販売終了
SPARC T5-4	2016年4月	2017年2月販売終了
SPARC T5-8	2016年4月	2017年2月販売終了

## 5. 製品マニュアル

### ■ 現在販売中の本体装置

- [SPARC M12-1](#) (富士通ドキュメントポータル にリンク)
- [SPARC M12-2](#) (富士通ドキュメントポータル にリンク)
- [SPARC M12-2S](#) (富士通ドキュメントポータル にリンク)

### ■ 今までに発表した本体装置

- [SPARC M10-1](#) (富士通ドキュメントポータル にリンク)
- [SPARC M10-4](#) (富士通ドキュメントポータル にリンク)
- [SPARC M10-4S](#) (富士通ドキュメントポータル にリンク)

## 6. UNIXサーバ ISV/IHV技術情報

富士通のUNIXサーバ製品への適用サポートを表明されている各ベンダー様よりご提供いただいた情報を掲載しております。

- [UNIXサーバ ISV/IHV技術情報](#) 

## 7. ダウンロード

### ■ ファームウェア（本体装置、周辺装置）、ドライバ（周辺装置）、Oracle Solaris 修正パッチ

当社SupportDeskサービスをご契約いただくことで入手が可能です。


- ・ [SupportDesk-Web](#) （SupportDeskご契約者様の専用ホームページにリンク）

### ■ マルチパス診断プログラム

Oracle Solaris標準マルチパスドライバ MPxIO によって制御されている、Solaris サーバとETERNUS 間の接続経路（パス）を定期的に診断するプログラムを提供します。

- ・ [ETERNUS製品 ダウンロード](#) （Fsas Technologies サイトにリンク）

## 8. 関連情報

- [SPARC/Solarisクラウド「FUJITSU Cloud Service for SPARC」](#) 
- [富士通ソフトウェア](#) (富士通ソフトウェアサイトにリンク)

## 9. 商標について

- SPARC64、SPARC64ロゴ、およびすべてのSPARC商標は、米国SPARC International, Inc.のライセンスを受けて使用している、同社の米国およびその他の国における商標または登録商標です。
- UNIXは、米国およびその他の国におけるオープン・グループの登録商標です。
- OracleとJavaは、Oracle Corporation およびその子会社、関連会社の米国およびその他の国における登録商標です。
- その他記載されている製品名などの固有名詞は、各社の商標または登録商標です。
- 記載されているシステム名、製品名等には、必ずしも商標表示（(R)、TM）を付記していません。

## 10. お問い合わせ

富士通 UNIXサーバ SPARC Serversに関するお問い合わせ

入力フォーム

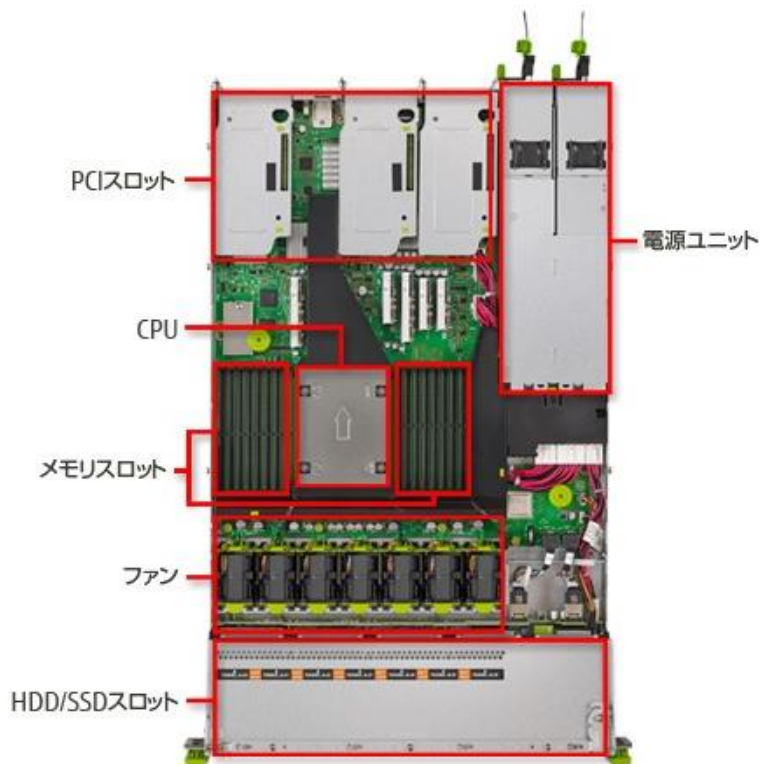
当社はセキュリティ保護の観点からSSL技術を使用しております。

## **付録 : SPARC Servers 技術情報**

# 付録 1 : SPARC M12 内部構造

## 付録1-1. SPARC M12-1

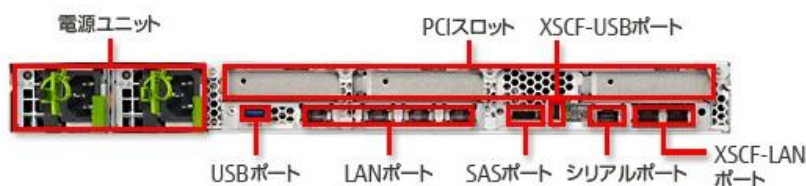
### ■ 上部



### ■ 前面



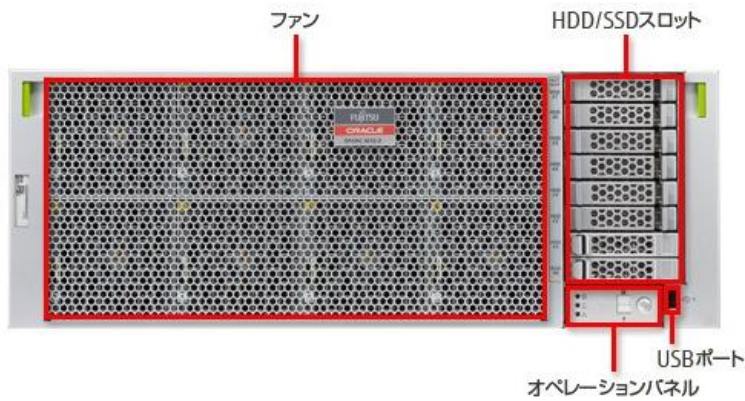
### ■ 背面



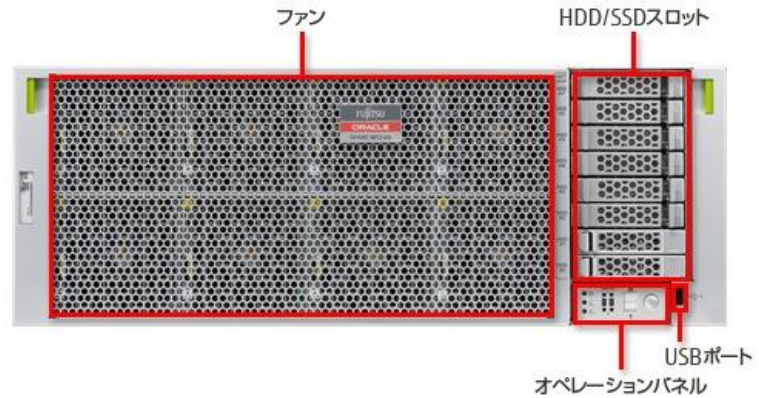
CPU	富士通が開発したSPARC64プロセッサ「SPARC64 XII」を搭載しています。SPARC M12-1に搭載しているCPUは、1CPU（最大6コア）です。従来の高速性、高信頼性技術を継承しつつ、マイクロアーキテクチャの強化やマルチコア化はもちろん、Software on Chipなどの機能拡張や、System on Chipにより、性能向上を実現しています。
メモリスロット	ECC、拡張ECCに加えて、メモリパトロール、メモリミラー機能、メモリ動的縮退に対応し、信頼性を向上しています。メモリスロットは16スロットあり、大容量のメモリ搭載が可能です。
ファン	本体装置を冷却する装置です。7個のファンが搭載されており、筐体の前面から背面に空気の流れを作り、効率よく熱を逃がします。XSCFが筐体内の温度上昇を検知すると、ファンを高速回転させて、筐体内を確実に冷却します。さらに、活性交換に対応しており、システムを止めることなく交換することが可能です。
HDD/SSDスロット	6Gbps Serial Attached SCSI (SAS 2.0) をサポートしており、2.5インチHDDやSSDの高速なデータ転送が可能です。最大8台まで搭載でき、活性交換に対応しており、システムを止めることなく交換することが可能です。
PCIスロット	PCIカードを搭載するスロットが3スロットあります。PCI Express Generation 3を採用し、最新I/Oの性能を最大限引き出します。また、外付けのPCIボックスを接続することで、最大33スロットまでのミッドレンジクラスの拡張性を実現します。
電源ユニット	本体装置への電力を供給する装置です。電源ユニットは冗長されており、耐障害性に優れています。活性交換も可能なため、システムを止めることなく交換が可能です。また、二系統受電にも対応しています。

## 付録1-2. SPARC M12-2、SPARC M12-2S

### ■ SPARC M12-2 前面

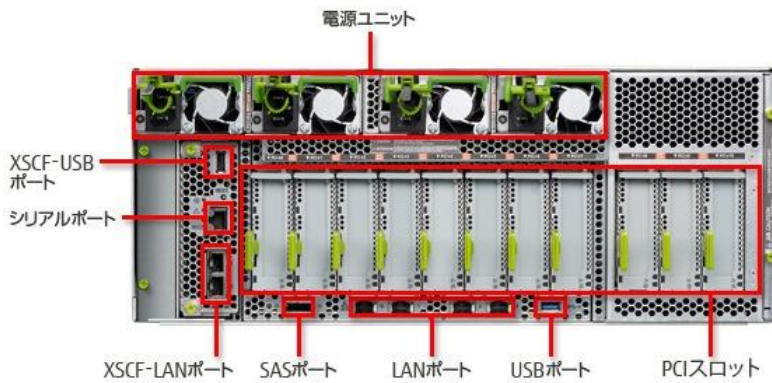


### ■ SPARC M12-2S 前面

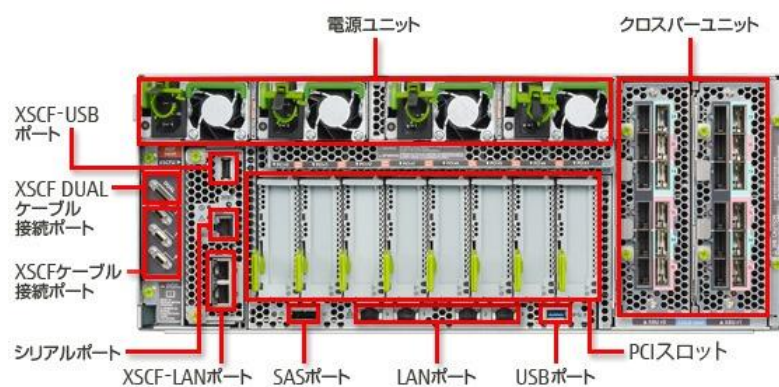


ファン	本体装置を冷却するユニットです。8個のファンが搭載されており、筐体の前面から背面に空気の流れを作り、Vapor and Liquid Loop Coolingユニットや筐体内の熱を効率よく逃がします。XSCFが筐体内の温度上昇を検知すると、ファンを高速回転させて、筐体内を確実に冷却します。さらに、活性交換に対応しており、システムを止めることなく交換することが可能です。
HDD/SSDスロット	6Gbps Serial Attached SCSI (SAS 2.0) をサポートしており、2.5インチHDDやSSDの高速なデータ転送が可能です。SPARC M12-2は最大8台まで、SPARC M12-2Sは4Building Block構成で32台まで搭載でき、活性交換に対応しており、システムを止めることなく交換することが可能です。
オペレーションパネル	電源ボタン、モードスイッチ、Building Block ID (SPARC M12-2Sのみ) などが配置されています。

### ■ SPARC M12-2 背面

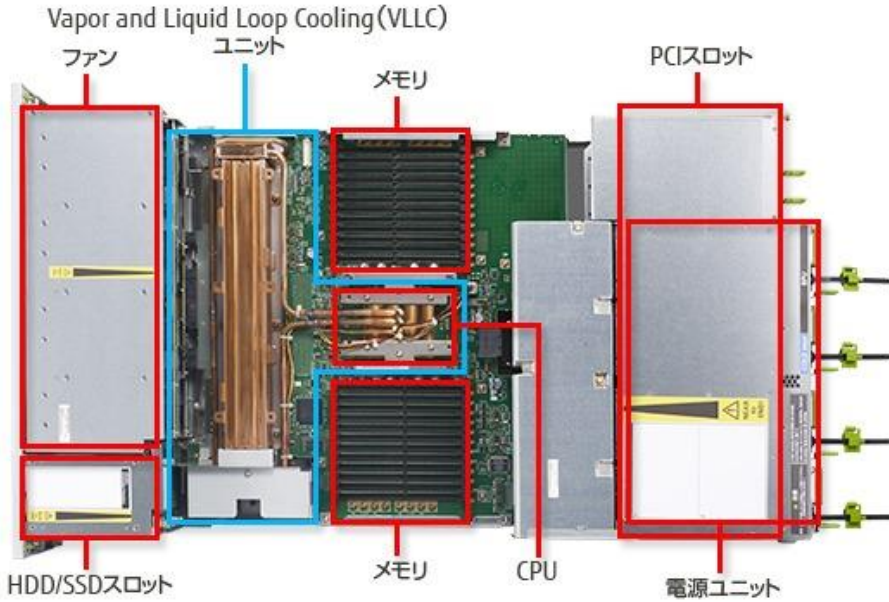


### ■ SPARC M12-2S 背面

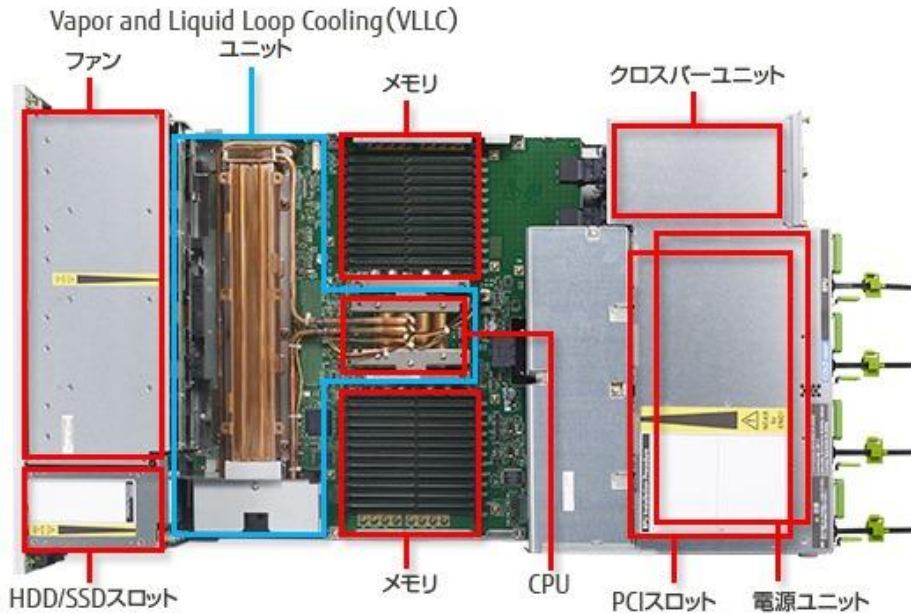


PCIスロット	PCIカードを搭載するスロットが、SPARC M12-2は11スロット、SPARC M12-2Sは8スロットあります。PCI Express Generation 3を採用し、最新I/Oの性能を最大限引き出します。また、外付けのPCIボックスを接続することで、SPARC M12-2は91スロット、SPARC M12-2Sは4Building Block構成で最大352スロットまで拡張できます。
クロスバーユニット	SPARC M12-2SでBuilding Blockを構成するために、クロスバーケーブルを接続したクロスバーボックスを介して筐体間を接続します。(4Building Block 以下では、クロスバーボックスを経由しない接続も可能です)
電源ユニット	本体装置への電力を供給するユニットです。電源ユニットは冗長されており、耐障害性に優れています。活性交換も可能なため、システムを止めることなく交換が可能です。また、二系統受電にも対応しています。

## ■ SPARC M12-2 上部



## ■ SPARC M12-2S 上部



CPU	SPARC64 XIIは、富士通が開発したSPARC64プロセッサです。1CPUあたり最大12コア、96スレッドを搭載しています。 従来の高速性、高信頼性技術を継承しつつ、マイクロアーキテクチャの強化やマルチコア化はもちろん、Software on Chipなどの機能拡張や、System on Chipにより、性能向上を実現しています。
メモリスロット	ECC、拡張ECCに加えて、メモリパトロール、メモリミラー機能、メモリ動的縮退に対応し、信頼性を向上しています。メモリスロットは、1CPUあたり最大24スロットあります。M12-2では最大48スロット、M12-2Sでは最大192スロットあり、大容量のメモリ搭載が可能です。
Vapor and Liquid Loop Cooling (VLLC) ユニット	効率的にプロセッサや本体装置を冷却しているユニットです。プロセッサ上部に設置されたクーリングプレートとラジエータが一体となったVapor and Liquid Loop Coolingユニットは、ポンプによって冷却水が循環する液体冷却ユニットです。ユニット内部の気圧を下げることで、効率的にプロセッサの冷却ができる減圧気化冷却を実現しています。



富士通のUNIXサーバ SPARC M12およびSPARC M10の技術を解説します。

### 高性能

- [高性能プロセッサ「SPARC64 XII」、「SPARC64 X+」、「SPARC64 X」](#)
- [ソフトウェア処理の一部をハードウェアに組み込む「Software on Chip」](#)
- [プロセッサにI/Oインタフェースを内蔵した「System on Chip」](#)
- [高速インターコネクトによる超高速データ転送](#)
- [液体と空気によるハイブリッド冷却技術「Vapor and Liquid Loop Cooling」、「Liquid Loop Cooling」](#)

### 拡張性

- [初期投資を抑制しつつ、業務拡張や異常時にも柔軟に対応するCPUコア アクティベーション](#)

### 柔軟性

- [柔軟性の高いソフトウェアパーティショニング（Oracle Solaris ゾーン）](#)
- [ファームウェア層の仮想化 Oracle VM Server for SPARC](#)
- [信頼性の高いハードウェアパーティション](#)
- [システムリソースを柔軟に活用可能な、「Dynamic Reconfiguration」](#)

### 信頼性

- [メインフレームの高信頼技術を継承した「SPARC64 XII」、「SPARC64 X+」、「SPARC64 X」](#)
- [メモリマラー、メモリパトロールによるメモリの信頼性向上](#)
- [高速インターコネクトのデータ保護](#)
- [電力の安定供給を実現する垂直給電](#)
- [コンポーネントレベルでの高信頼設計](#)
- [システムレベルでの高信頼を実現するクラスタリング](#)

### エコロジー

- [環境に負荷が少なく、地球に優しい製品開発](#)
- [お客様の省電力に貢献する Power Capping、Power Saving](#)

### 投資保護

- [Solaris 8、9、10から最新のOracle Solaris環境への移行](#)
- [SPARC V9アーキテクチャに基づいたプロセッサ開発](#)

### 運用性

- [システム監視機構（XSCF）によるサーバの監視・制御](#)
- [可用性・運用管理性を向上させるSAN Boot](#)

### サポート

- [お客様に安心して製品をご利用いただくための製品保証](#)

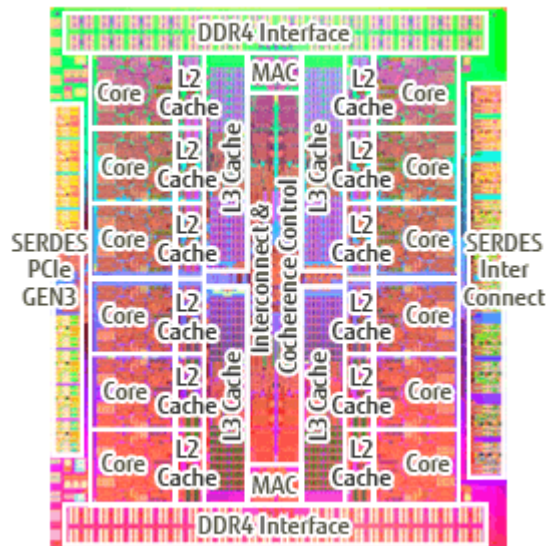
関連製品：SPARC M10-1、M10-4、M10-4S  
SPARC M12-1、M12-2、M12-2S

SPARC64™ XII（トゥエルブ）、SPARC64 X+（テンプラス）、SPARC64 X（テン）は、UNIXサーバに必要な高性能、高信頼性を兼ね備えた、富士通が開発するマルチコア・マルチスレッドのプロセッサです。従来の高速性、高信頼性技術を継承しつつ、マイクロアーキテクチャの強化やマルチコア化はもちろん、System on Chipや、Software on Chipなどの機能拡張により性能向上を実現しています。

SPARC64 XIIプロセッサ  
パッケージデザイン



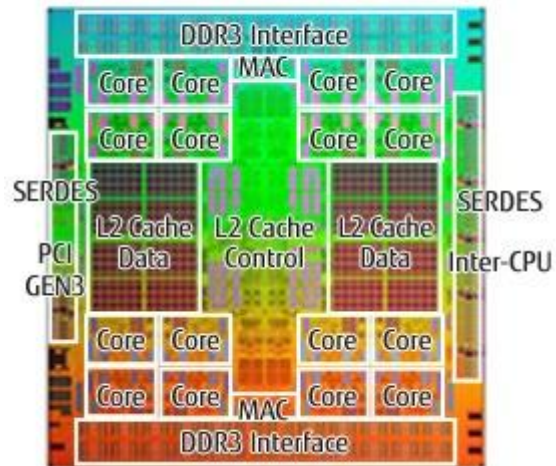
SPARC64 XII プロセッサフロアプラン



SPARC64 X+プロセッサ  
パッケージデザイン



SPARC64 X+, SPARC64 Xプロセッサ  
フロアプラン



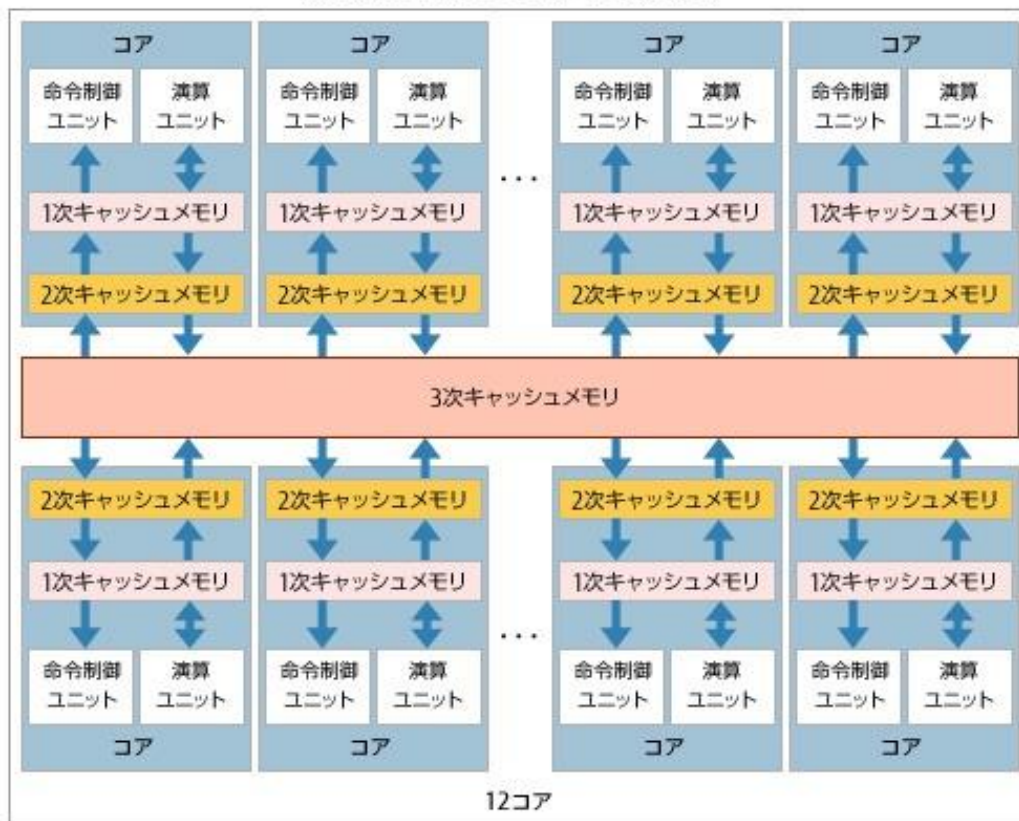
SPARC64プロセッサは、複数のコアを搭載し、マルチスレッドに対応しています。マルチスレッド方式には、SMT（Simultaneous Multithreading）を採用し、効率的にプロセッサを活用することができます。プロセッサ上には、大容量のキャッシュを搭載し、高速処理を実現しています。

## プロセッサの概要

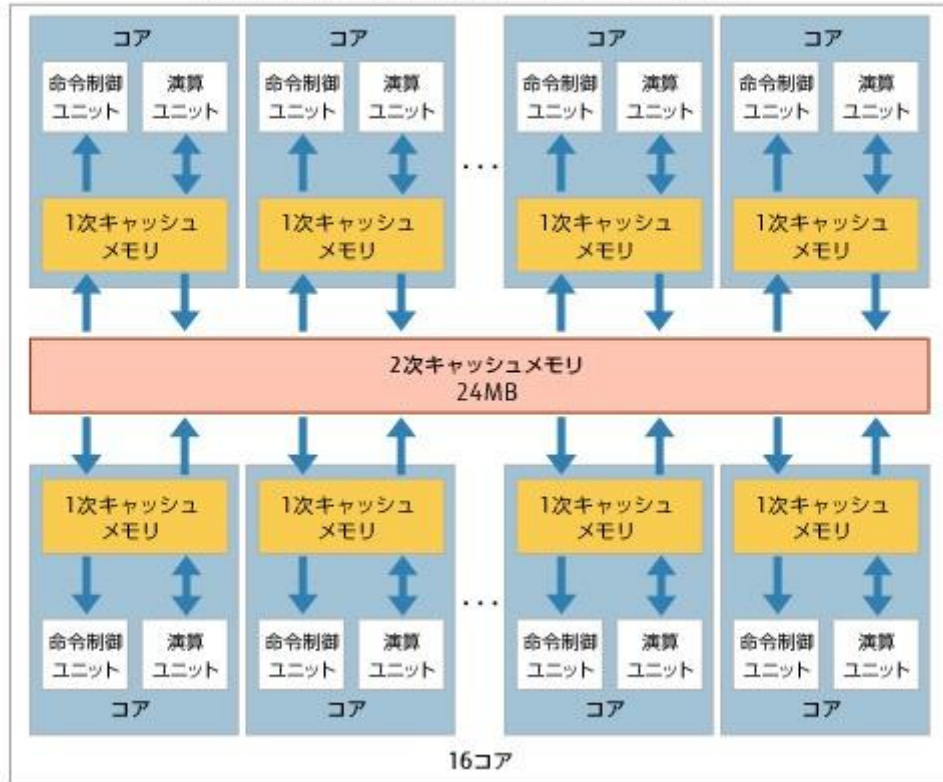
		SPARC64 XII	SPARC64 X+	SPARC64 X
プロセス		20nm	28nm	
周波数		3.2/3.9/4.25GHz	3.2/3.4/3.7GHz	2.8/3.0GHz
コア数 (1プロセッサあたり/最大)		最大12コア	16コア	
スレッド数 (1プロセッサあたり/最大)		最大96スレッド (1コアあたり8スレッド)	32スレッド (1コアあたり2スレッド)	
キャッシュメモリ容量 (最大)	1次	128KB、8way構成 (1コアあたり)	128KB、4way構成 (1コアあたり)	
	2次	512KB、16Way構成 (1コアあたり)	最大24MB、24way構成 (1プロセッサあたり)	
	3次	最大32MB (1プロセッサあたり)	-	
メモリバンド幅		最大 153.6GB/s	最大 102.4GB/s	
I/Oバンド幅		64GB/s	32GB/s	

※各プロセッサの仕様は搭載する本体により異なります。詳細は各モデルの仕様・諸元をご覧ください

### SPARC64 XII プロセッサの仕組み



## SPARC64 X+, SPARC64 X プロセッサの仕組み



### 高性能を実現する高速化技術

#### ■ マルチコア

複数のコアを1つのプロセッサに搭載することで、プロセッサの性能を強化する仕組みです。SPARC64 XIIでは最大12コア。SPARC64 X+, SPARC64 Xでは、最大16コアを1つのプロセッサ上に搭載しており、性能向上を実現しています。

#### ■ マルチスレッド

1つのコアで複数のスレッドを同時に処理できる技術です。ソフトウェアからは、各スレッドが複数のコアに見えるため、プロセッサを効率よく利用できます。

#### ■ 高速化を実現する新技術

その他にも、SPARC64プロセッサは従来の高速性、高信頼性技術を継承しつつ、様々な機能拡張を行っています。

- Software on Chip
- System on Chip
- パイプライン処理
- スーパースcalar
- 分岐予測機構
- アウトオブオーダー (Out of Order) 実行
- ノンブロッキングキャッシュ制御
- ハードウェア・プリフェッチ機構
- 最大16のアウトスタンディング
- マルチスレッド

関連製品：SPARC M10-1、M10-4、M10-4S  
SPARC M12-1、M12-2、M12-2S

SPARC64™ XII（トゥエルブ）、SPARC64 X+（テンプラス）、SPARC64 X（テン）は、従来ソフトウェア上で行われていた処理を、ハードウェア（プロセッサ）上に組み込む「Software on Chip」により、高速化を実現しています。

### 10進浮動小数点演算

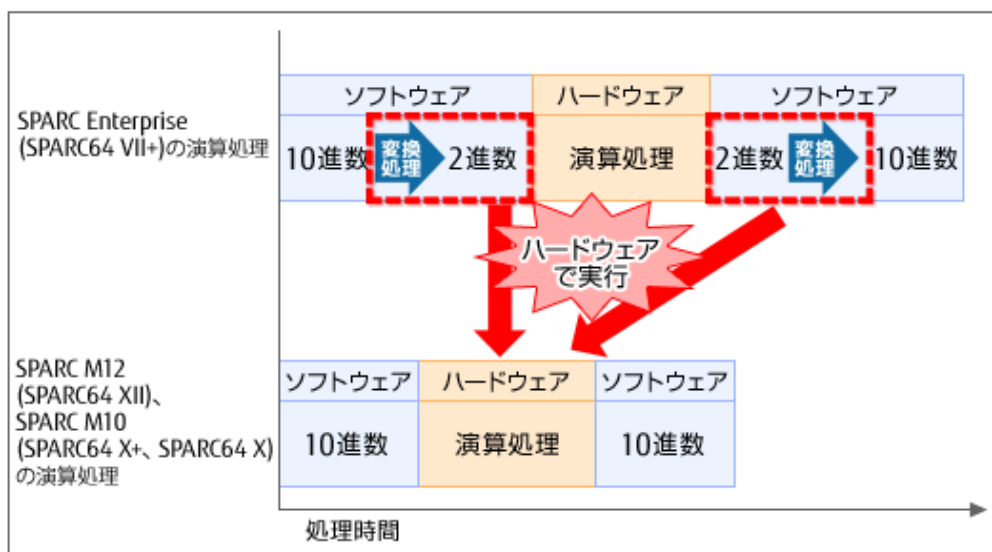
SPARC64 XII、SPARC64 X+、SPARC64 Xは、高速演算処理「10進浮動小数点演算ユニット」をプロセッサ上に実装しています。

一般的に、コンピュータは2進数で演算処理を行いますが、人間が扱う数値データの多くは10進数です。そのため、従来の10進浮動小数点演算処理は、ソフトウェア上で10進数データを2進数データに変換し、ハードウェア（プロセッサ）上で演算処理を行った後、再びソフトウェア上で2進数データから10進数データに変換する必要がありました。

プロセッサ上に10進浮動小数点演算ユニットが実装されているSPARC64 XII、SPARC64 X+、SPARC64 Xは、ソフトウェア上で2進数データへ変換する必要がなく、10進数データのまま直接演算できるので、高速なデータ処理を実現します。

10進浮動小数点演算は、浮動小数点演算の標準規格（IEEE754）をサポートします。またOracle Databaseで採用されているOracle Numberもサポートしているため、Oracle Databaseのさらなる高速化が可能です。

10進浮動小数点演算ユニットによる処理時間の短縮



### HPC-ACE（拡張命令セットアーキテクチャ）

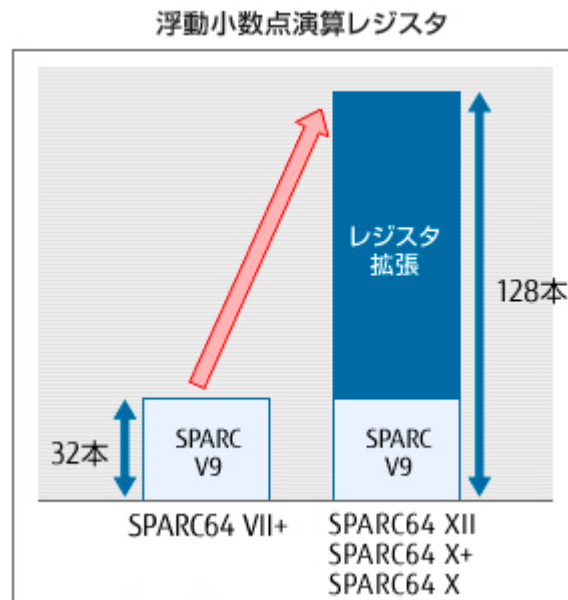
SPARC64 XII、SPARC64 X+、SPARC64 Xは、従来のSPARC V9アーキテクチャに対してスーパーコンピュータ用に拡張されたHPC-ACE（High Performance Computing Arithmetic Computational Extension：拡張命令セットアーキテクチャ）を採用しています。

## ■ レジスタ拡張

浮動小数点演算レジスタを拡張することで、複雑な演算処理の並列性を高めます。

SPARC V9アーキテクチャには、32本の浮動小数点演算レジスタがあります。複雑な並列演算処理を高速で処理する場合、浮動小数点演算レジスタの本数が十分ではないために、一部のレジスタの内容を一時的にキャッシュに退避させ、再度キャッシュからレジスタへ格納する必要がありました。

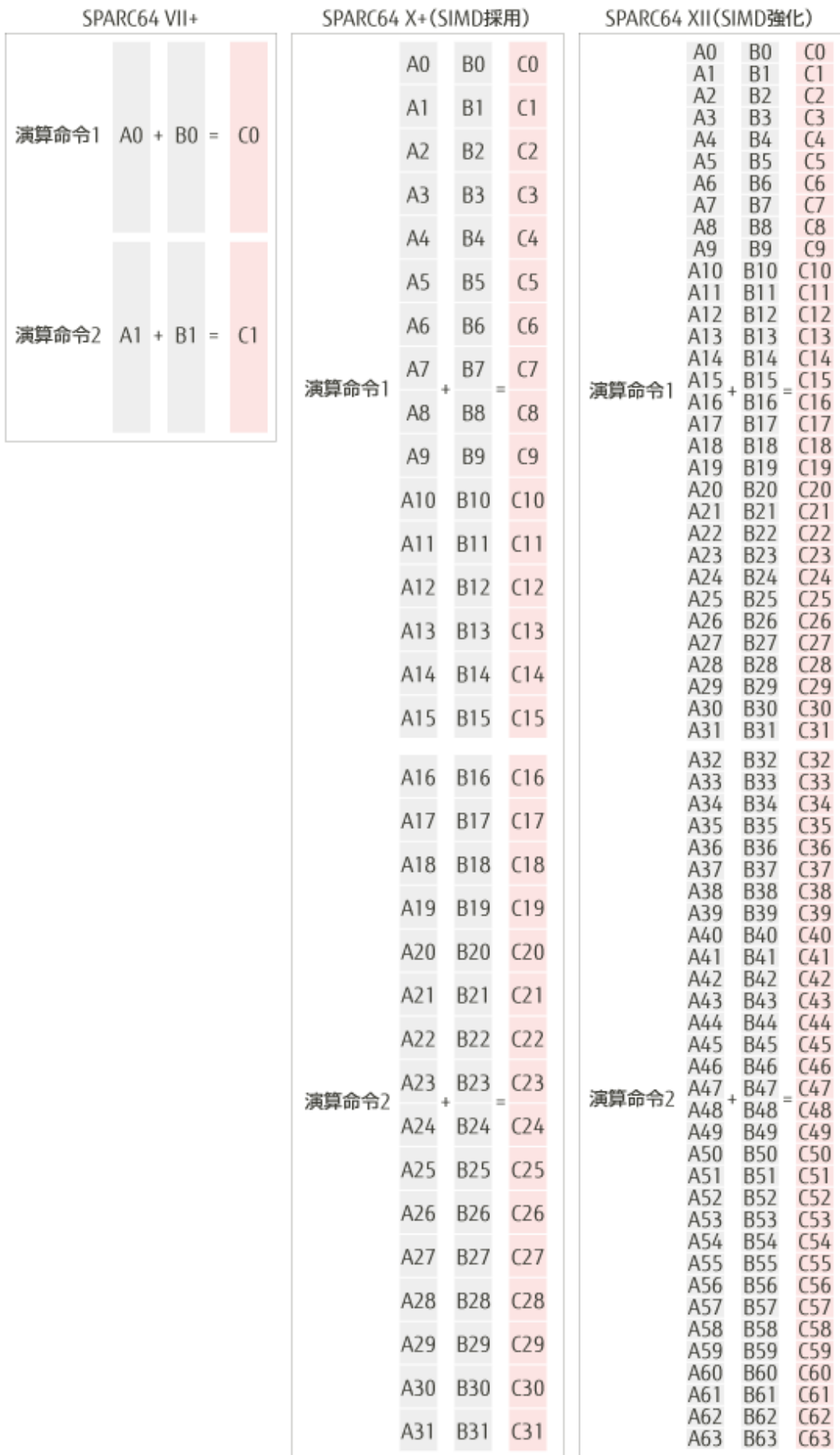
SPARC64 XII、SPARC64 X+、SPARC64 Xは、不足していた浮動小数点演算レジスタの本数を、SPARC V9アーキテクチャの4倍である128本まで拡張しました。メモリへのデータ退避、復元の回数が削減されることで、高速化が可能です。



## ■ SIMD命令

SIMD (Single Instruction Multiple Data) は、1度に複数のデータに対して演算処理を実行させる技術です。

従来の演算方式では、1度に2個の演算を命令実行していました。SPARC64 XIIでは最大32個、SPARC64 X+、SPARC64 Xでは、最大16個の演算を同時に2命令実行することが可能なため、大量のデータを高速に処理することができます。



Oracle Database 12cでインメモリ処理を行うOracle Database In-Memory オプションはSPARC64 XII、SPARC64 X+、SPARC64 XのSIMDに対応しておりOracle Databaseのさらなる処理の高速化が可能です。

また、アプリケーションの開発環境を提供するOracle Solaris StudioもSIMDに対応しており、SPARC64 XII、SPARC64 X+、SPARC64のパフォーマンスを最大限引き出すようアプリケーションを最適化します。

## 暗号処理

SPARC64 XII、SPARC64 X+、SPARC64 Xは、暗号演算ユニットを実装しているため、暗号処理のための演算ステップが不要になり、暗号形式は、AES、DES、3DES、DH、DSA、ECC（注）、RSA、SHAをサポートしています。

これら暗号処理はOracle Solaris、Oracle Databaseで使用することが可能です。

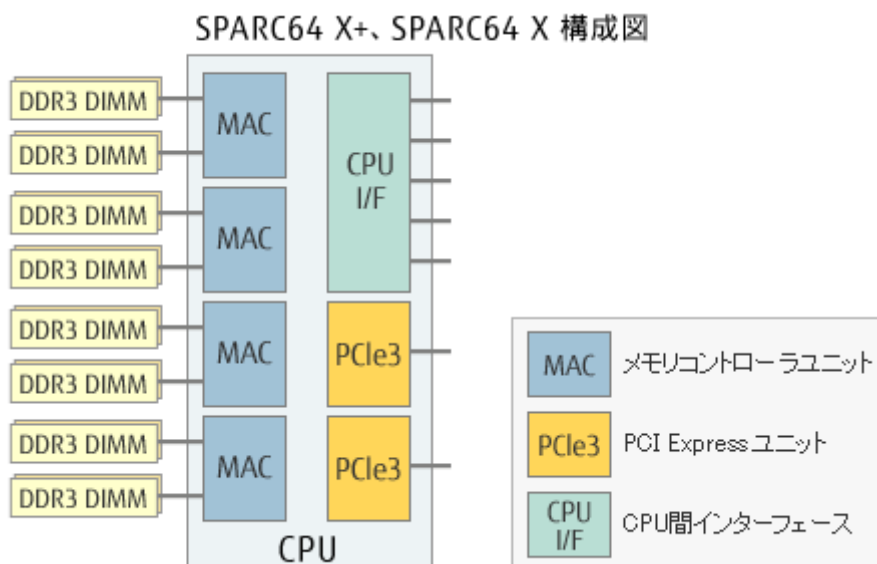
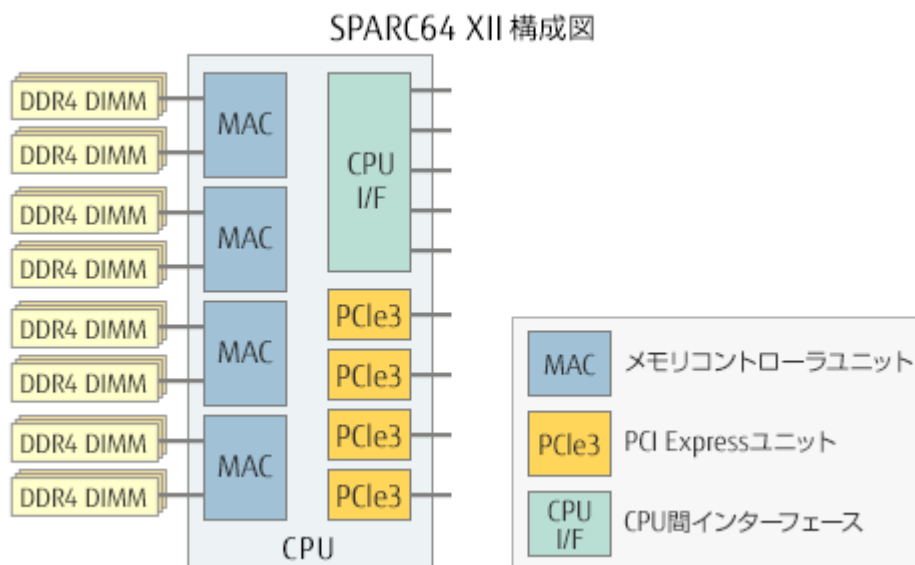
（注） SPARC64 XIIのみサポート

## Software on Chip対応ソフトウェア

SPARC64 XII、SPARC64 X+、SPARC64 Xの「Software on Chip」を使用できるソフトウェアの詳細は、マニュアルの  
プロダクトノートでご確認ください。

関連製品 : SPARC M10-1、M10-4、M10-4S  
SPARC M12-1、M12-2、M12-2S

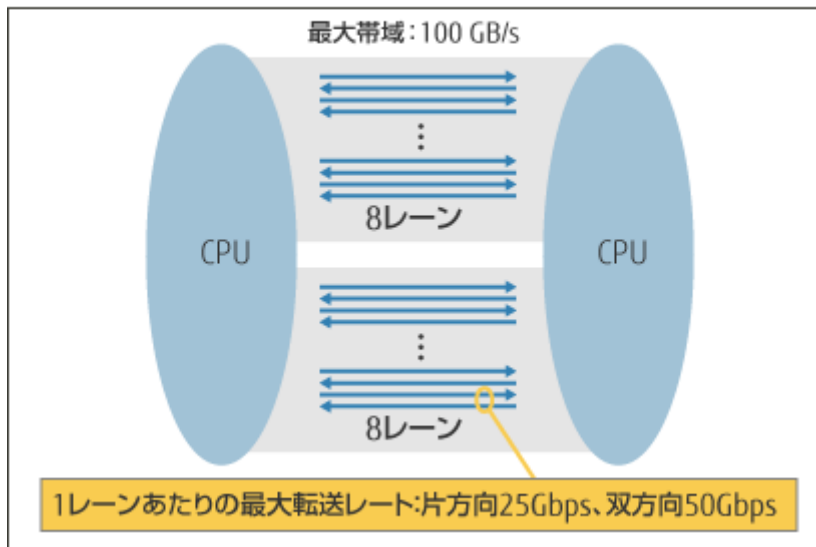
SPARC64™ XII (トゥエルブ)、SPARC64 X+ (テンプラス)、SPARC64 X (テン) は、プロセッサ上に、CPU間インターフェースや、メモリコントローラ、およびPCI Express 3.0インターフェースを内蔵しています。プロセッサ周辺のLSIをプロセッサ上に集積することで、LSI間の距離を短縮し、高速化を実現しています。また、外部に専用のI/O制御コントローラを持たないため、部品点数が減り、耐故障性が向上しています。



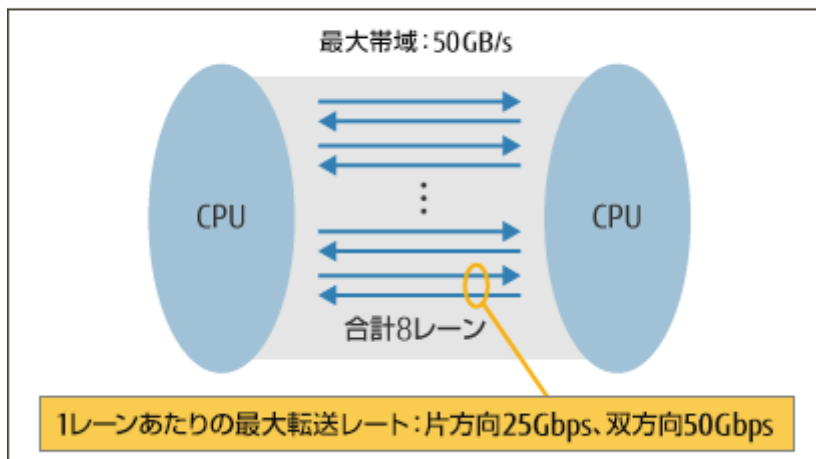
CPUチップ内にCPU間インタフェースを内蔵しているため、複数のCPU同士で結合できます。  
高速シリアル転送でCPU同士を接続し、高いスループット性能を実現しています。

【徹底解説】高速インターコネクトによる超高速データ転送

高速インターコネクトの仕組み (SPARC64 XII)



高速インターコネクトの仕組み (SPARC64 X+)

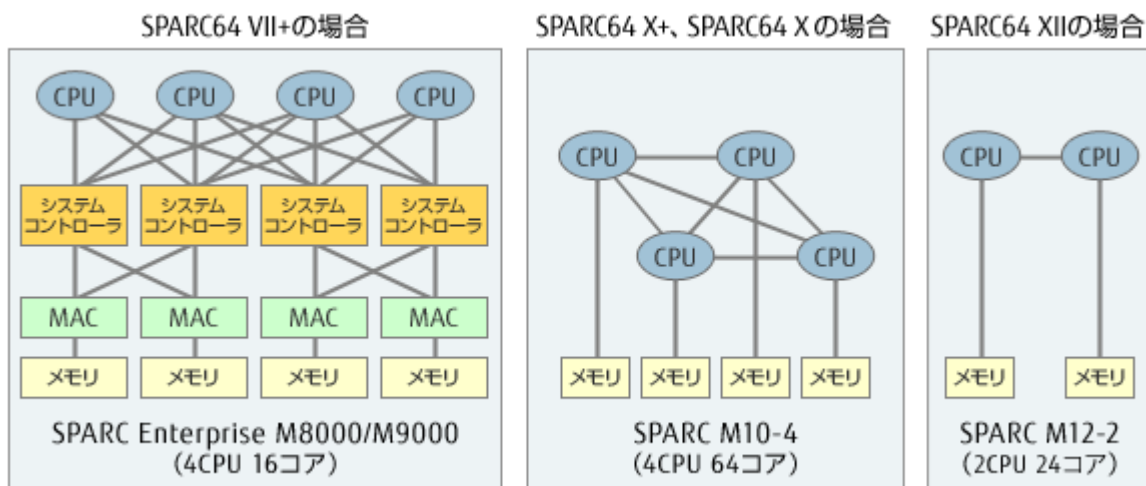


SPARC M12-2S、SPARC M10-4Sでは、クロスバーボックスを経由し、最大16台（SPARC M12-2Sは32CPU、SPARC M10-4Sは64CPU）まで拡張が可能です。高速インターコネクトにより、同一筐体内のCPU同士だけでなく、他筐体のCPUへの高速なデータ転送も可能にしています。

## メモリコントローラ

SPARC64 XII、SPARC64 X+、SPARC64 Xは、1つのCPUに4つのメモリコントローラを内蔵しています。1つのメモリコントローラからは、2本のメモリバスをサポートしており、それぞれ最大3枚（プロセッサあたり最大24枚）のDIMMを搭載可能です。SPARC64 XIIではDDR4 DIMM、SPARC64 X+、SPARC64 Xでは、DDR3 DIMMをサポートしています。

SPARC64 XII、SPARC64 X+、SPARC64 Xは、システムコントローラやメモリコントローラを経由することなく、CPUから直接にメモリに接続し、メモリレイテンシを短縮しています。



## PCI Express ユニット

プロセッサにSPARC64 XIIは4つ、SPARC64 X+/Xは2つのPCI Expressユニットを内蔵し、I/O性能を向上しています。プロセッサは8レーン構成（8GB/s）のPCI Express 3.0インターフェースを2本搭載しています。

関連製品：SPARC M10-4、M10-4S  
SPARC M12-2、M12-2S

### 高速・広帯域なクロスバー

システム全体の高速化は、高性能なプロセッサを用いるだけでは完成しません。プロセッサの速度に見合った、高速なインターコネクต์でシステムが繋がっていないければ、その性能を十分に発揮できません。

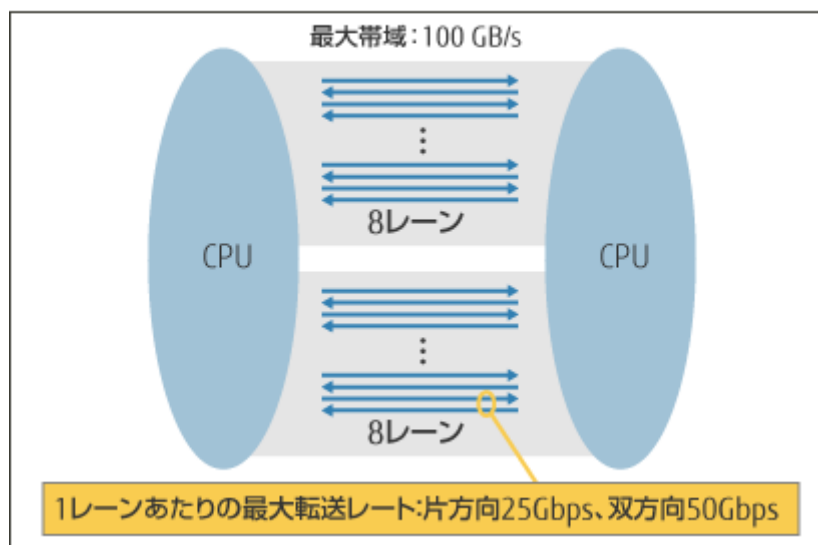
SPARC M12、SPARC M10は、プロセッサ、メモリ、I/O（PCI Expressスイッチ）、そして複数の筐体同士が富士通独自開発の高速インターコネクต์で接続されています。この高速インターコネクต์でプロセッサを効率よく稼働させ、リニアなスケーラビリティを実現しています。

SPARC64™ XII、SPARC64 X+、SPARC64 Xプロセッサは、System on Chipにより、CPU間インターフェースや、メモリコントローラ、およびPCI Express 3.0インターフェースが内蔵されているため、この高速インターコネクต์を介して、プロセッサとメモリやI/Oが直結しています。そのため、広帯域幅・低レイテンシを実現し、高速データ転送が可能です。

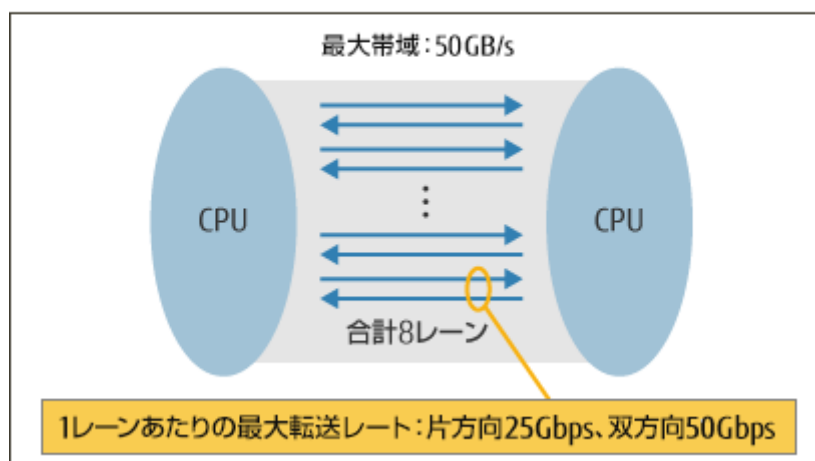
SPARC64 XIIの場合、25Gbpsの高速シリアル転送でプロセッサ同士を結合し、それぞれ8レーンが1系統で構成され、双方向で50GB/s（片方向の場合25GB/s）、2系統で合計100GB/sの高スループットを実現しています。

SPARC64 X+の場合、25Gbpsの高速シリアル転送でプロセッサ同士を結合し、それぞれが8レーンで構成され、双方向で50GB/s（片方向の場合25GB/s）。SPARC64 Xの場合、14.5Gbpsの高速シリアル転送により、双方向で29GB/s（片方向の場合14.5GB/s）の高スループットを実現しています。

高速インターコネクットの仕組み (SPARC64 XII)

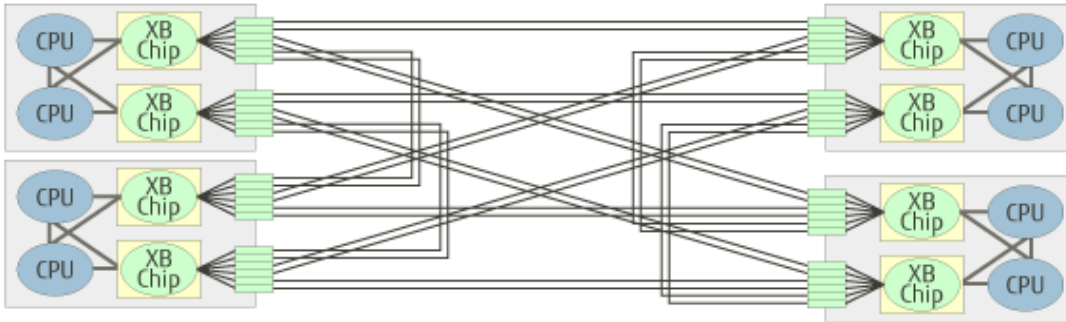


高速インターコネクットの仕組み (SPARC64 X+)

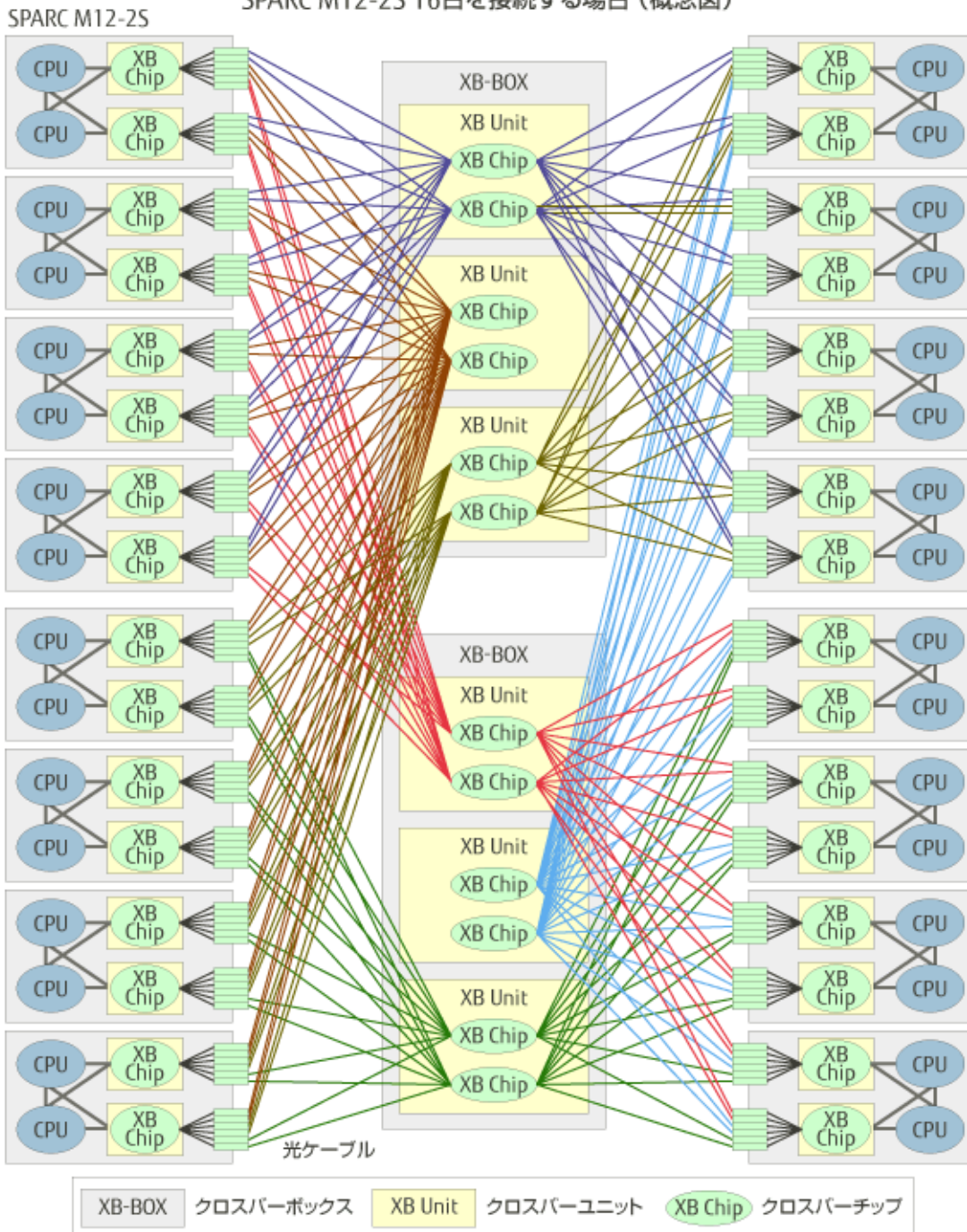


複数のSPARC M12、SPARC M10を接続する場合も、この高速インターコネクトで接続されます。  
 SPARC M12-2S、およびSPARC M10-4Sはクロスバーユニットを実装し、高速インターコネクトで筐体同士を接続します。  
 5台以上の筐体間を接続する場合は、クロスバーボックスを経由した高速インターコネクトを用いることにより、高速性を維持しながら、大規模なシステム接続を実現できます。

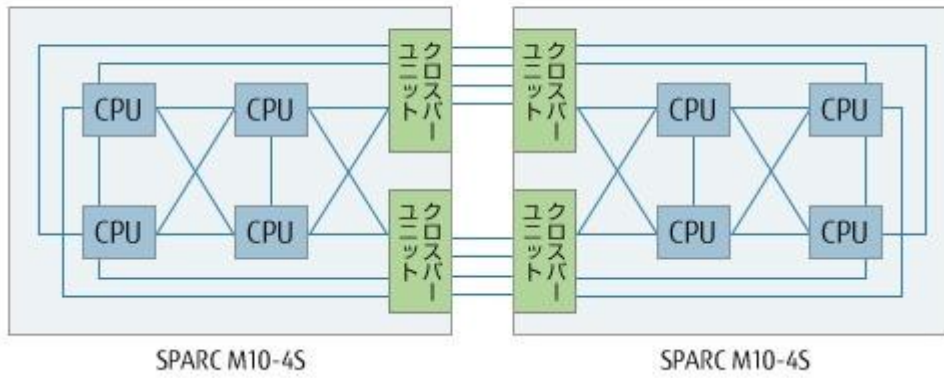
SPARC M12-2S 4台を接続する場合（概念図）



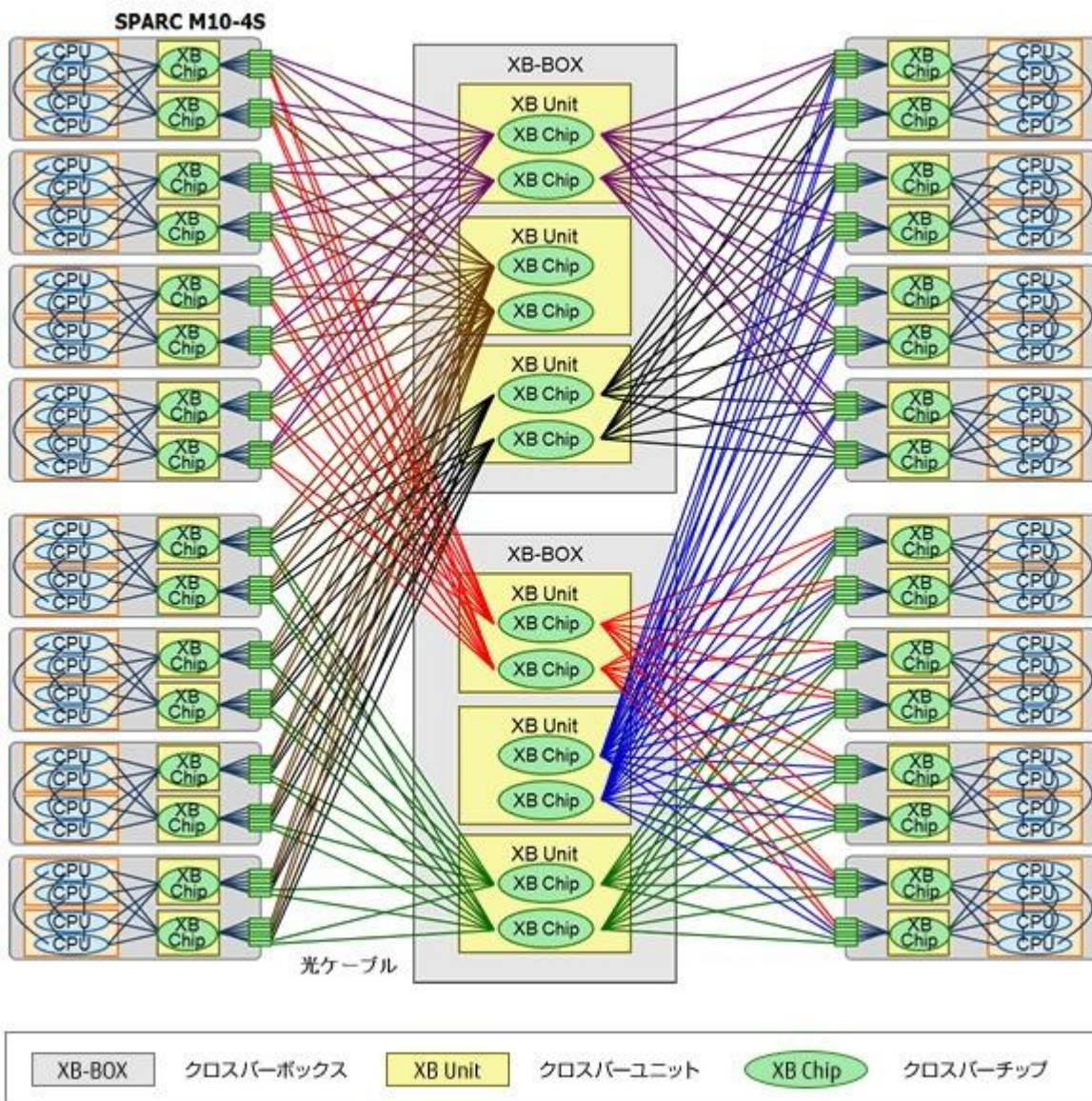
SPARC M12-2S 16台を接続する場合（概念図）



SPARC M10-4S 2台を接続する場合（概念図）



SPARC M10-4S 16台を接続する場合（概念図）



関連製品：SPARC M10-4、M10-4S  
SPARC M12-2、M12-2S

SPARC M10では、高い冷却性能をもつ液体冷却と導入・運用が容易な空気冷却を組み合わせたハイブリッド冷却により、効率的なプロセッサの冷却を可能にしています。

さらに、SPARC M12では、液体が気体に変化する際に熱を奪う気化冷却を利用し、冷却性能を大幅に向上させることで高性能の実現に貢献しています。

## ハイブリッド冷却技術

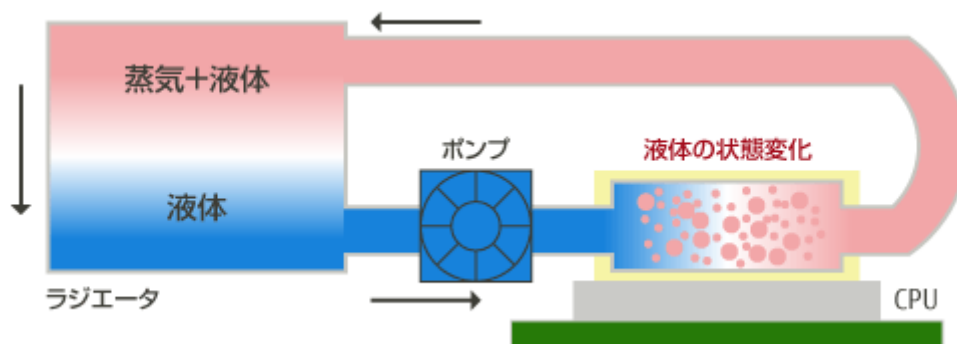
現在、多くのサーバが空気冷却を採用しています。プロセッサの表面にヒートシンクを取り付け、ファンによる送風でヒートシンクを冷却することにより、プロセッサの冷却を行っています。しかし、プロセッサの高性能化に従って増大する発熱は、放熱を行うヒートシンクを大型化させ、サーバの容積は増加します。また、高熱を冷却するために、送風を行うファンの騒音も増加します。

一部のスーパーコンピュータでは、液体冷却を用いることで効率的な冷却方法を確立していますが、サーバの外部に冷却専用装置を取り付けるため、大規模な工事が必要となり、ビジネスユースのサーバには適切ではありません。

### ■ 減圧気化冷却技術「Vapor and Liquid Loop Cooling」 (SPARC M12)

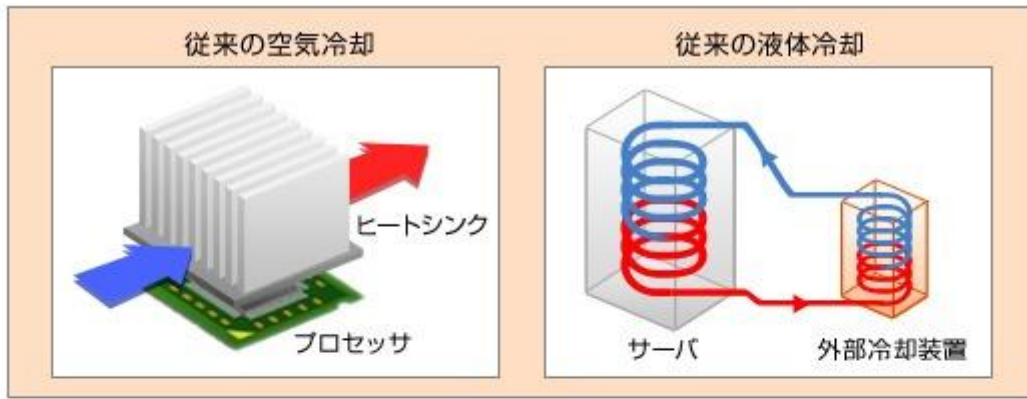
プロセッサ上部に設置されたクーリングプレートとラジエータが一体となったVapor and Liquid Loop Coolingユニットは、ポンプによって冷却水が循環する液体冷却ユニットです。ユニット内部の気圧を下げることで、効率的にプロセッサの冷却ができる減圧気化冷却を実現しています。

プロセッサの上部には、冷却水が通るクーリングプレートが設置され、プロセッサの熱を回収しています。Vapor and Liquid Loop Coolingユニット内部が減圧されているため、冷却水はおおむね50℃程度で気化するようになっています。プロセッサの熱を受け取ると同時に、冷却水は気化します。液体が気化する際に熱を奪う現象により冷却されます。

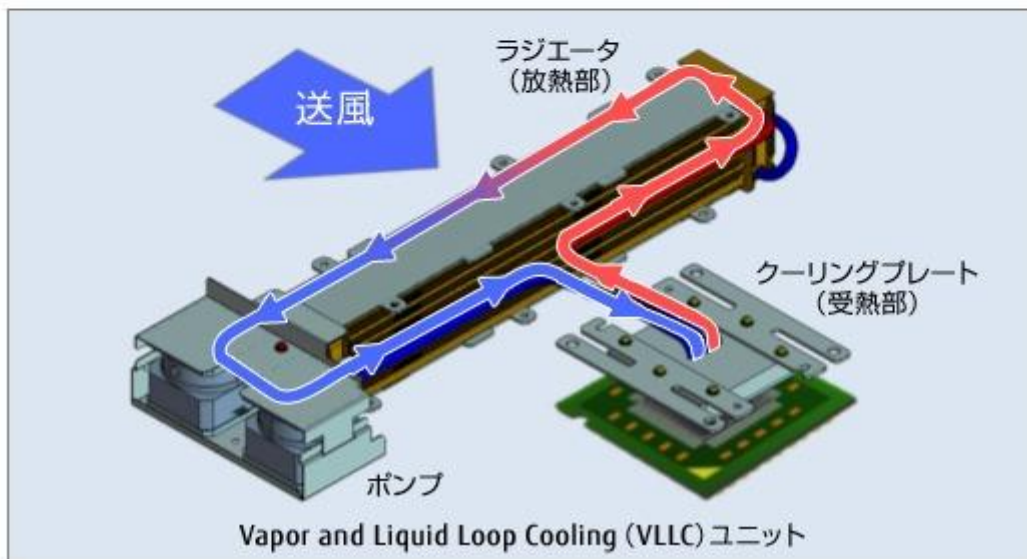


この気化状態を含む冷却水を、ポンプの力で強制的にラジエータまで運び、Vapor and Liquid Loop Coolingユニットに隣接するファンからの送風によって冷やし（空気冷却）、高熱を帯びた冷却水の温度を下げています。クーリングプレート部分で発生した蒸気は、空気冷却が行われるラジエータ部分で消滅し、全て元の冷却水になります。SPARC M10で採用しているLiquid Loop Coolingと比較して、SPARC M12に搭載しているVapor and Liquid Loop Coolingは約2倍の冷却性能向上を実現しています。

## 従来の冷却方法



## Vapor and Liquid Loop Cooling



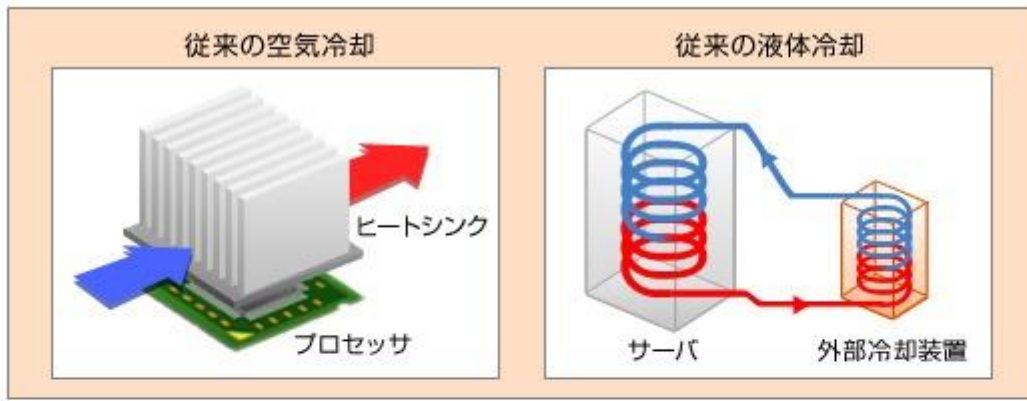
このVapor and Liquid Loop Coolingユニットでは、液体冷媒をユニット内部のポンプで効率よく循環させるため、サーバの外部から液体冷却のための特別な設備やメンテナンスが必要ありません。また、冗長化された2個のポンプが冷却水の循環を行い、信頼性の高い液体冷却を実現しています。

### ■ ハイブリッド冷却技術「Liquid Loop Cooling」(SPARC M10)

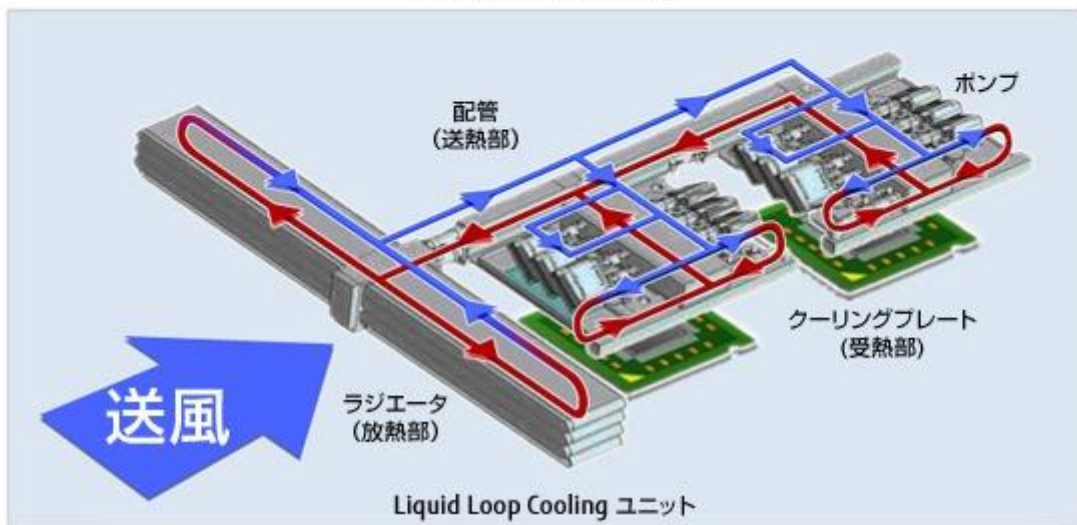
プロセッサ上部に設置されたクーリングプレートとラジエータが一体となったLiquid Loop Coolingユニットは、冷却水が循環する液体冷却ユニットです。

クーリングプレートにプロセッサの熱が伝わり、Liquid Loop Coolingユニットを流れる冷却水が、その熱をラジエータまで運びます。ラジエータは、Liquid Loop Coolingユニットに隣接するファンからの送風によって冷やされ（空気冷却）、高熱を帯びた冷却水の温度が下がります。

## 従来の冷却方法



## Liquid Loop Cooling



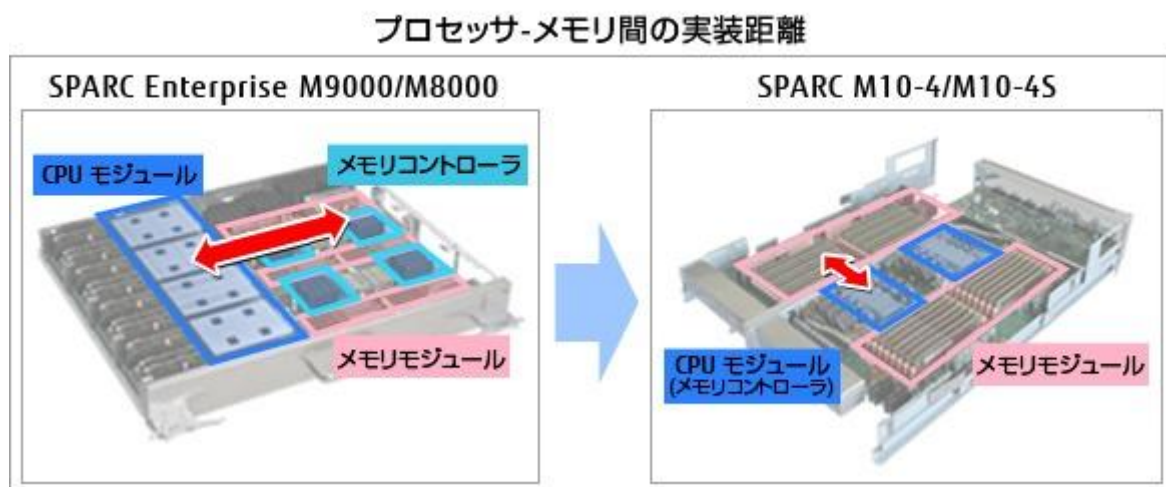
このLiquid Loop Coolingユニットでは、液体冷媒をユニット内部のポンプで効率よく循環させるため、サーバの外部から液体冷却のための特別な設備やメンテナンスが必要ありません。また、1プロセッサにつき冗長化された6個のポンプが冷却水の循環を行い、信頼性の高い液体冷却を実現しています。

■ メモリレイテンシの低減

年々、プロセッサは高性能化し、その発熱量は増加しつづけています。そのため、従来のサーバではファンの最も近い場所に発熱量の多いプロセッサ（CPUモジュール）を実装するなど、部品の実装位置に制約が生じていました。

Vapor and Liquid Loop CoolingおよびLiquid Loop Coolingでは、冷却水をユニット内部で循環させるため、放熱部をプロセッサから離すことができます。放熱性を高めることで、プロセッサとファンの実装位置を隣接させる必要がなくなり、各部品の実装位置に自由度をもたらしました。

そのため、プロセッサとメモリの実装距離を短縮することができ、低レイテンシでのメモリアクセスを可能にしています。さらにSPARC64™ XII、SPARC64 X+、SPARC64 Xはプロセッサ内にメモリコントローラを内蔵しており、プロセッサ外部にメモリコントローラを実装していた前機種と比較して、メモリアクセスの応答時間は最大1/5まで短縮し、高速なデータ転送を実現しています。



■ 省電力化、省スペース化

サーバ内で冷却効率の良い場所へ、冷媒を介して熱を移動させるため、ラジエータの容積は空冷のサーバのヒートシンクと比較して、約20%に小型化しています。さらに、空気冷却を集中的に行うため、ファンの消費電力の削減だけでなく、静音性も向上しています。

■ 部品寿命の向上

プロセッサの冷却だけでなく、サーバ内の冷却効率を大幅に改善しているため、高密度実装を実現しながら、部品寿命の向上を可能にしています。

関連製品： SPARC M10-1、M10-4、M10-4S  
 SPARC M12-1、M12-2、M12-2S

SPARC M12およびSPARC M10では、業務量の増加に応じて、システムを停止せずにCPU能力を段階的に増強可能なCPUコア アクティベーションに対応しています。

CPU コア アクティベーションにより1コア単位で段階的なリソース追加ができ、急な負荷増加にも対応する柔軟性と、業務計画に合わせてきめ細かく対応できる拡張性を実現します。

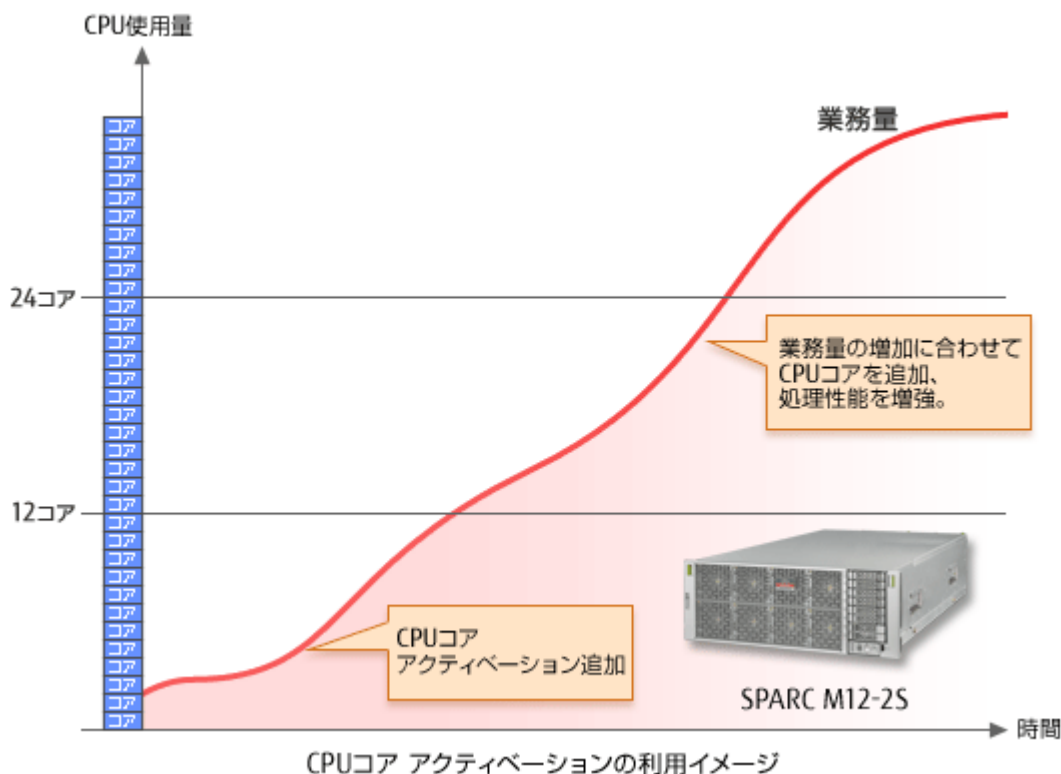
CPUを使用するためには、必要なCPUコア アクティベーションを購入し、発行されたCPUコア アクティベーションキーをサーバへ登録します。

サーバ本体には、あらかじめCPUコアが搭載されていますが、サーバの使用開始当初、すぐに利用しないコアは未アクティベートのままにしておき、必要な時に増強することで、初期投資を抑え、お客様のTCOを最適化します。

業務に応じてサーバの処理能力を増強

■ スモールスタートを実現

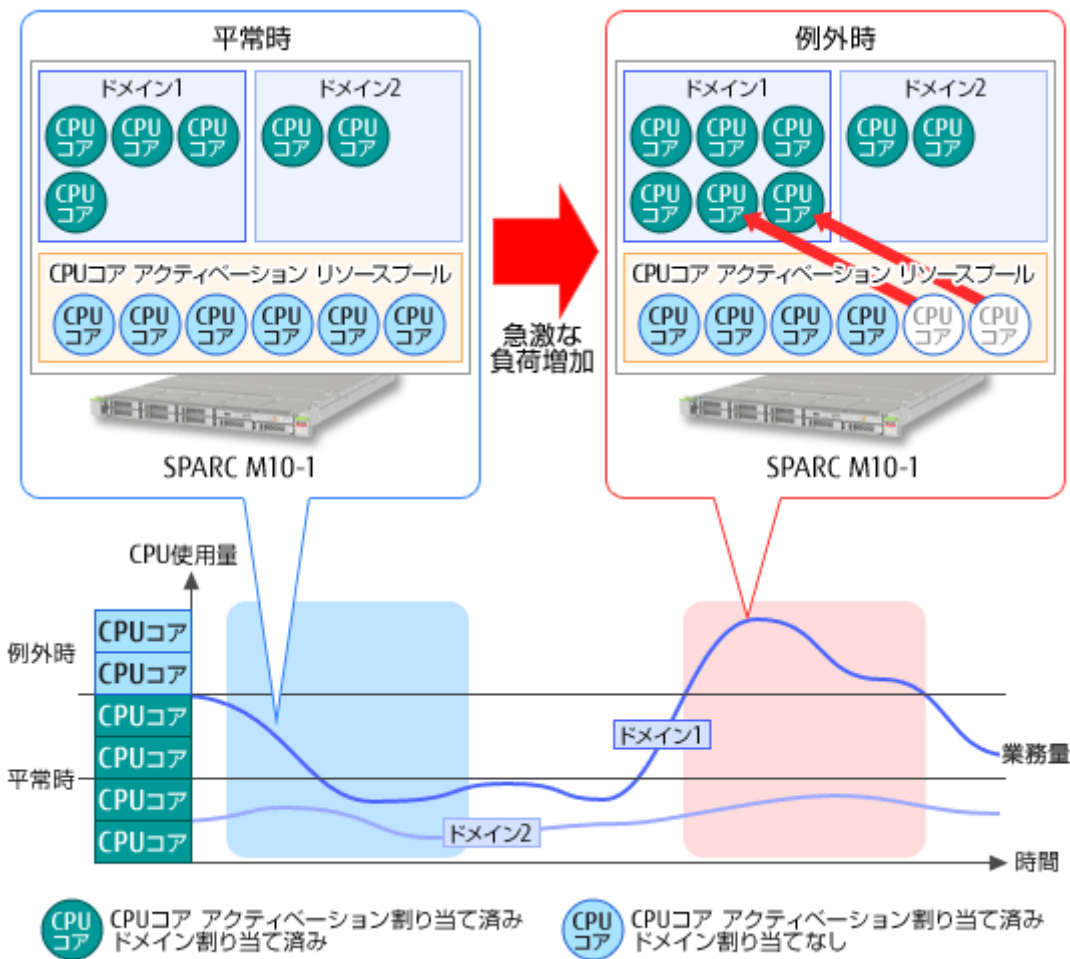
Building Block方式でサーバを増設していくことで、SPARC M12-2Sは最大384コアまでシステムを拡張できます。初期導入時に、将来の業務量が計画できない場合でも、1コア単位で増強が可能のため、安心してスモールスタートが可能です。



■ リソース不足を解決

あらかじめCPUコア アクティベーションを購入し、ドメインに割り当てられていないCPUコアをプールしておくことで、業務負荷に応じてドメインにCPUリソースを増減できるように設定できます。

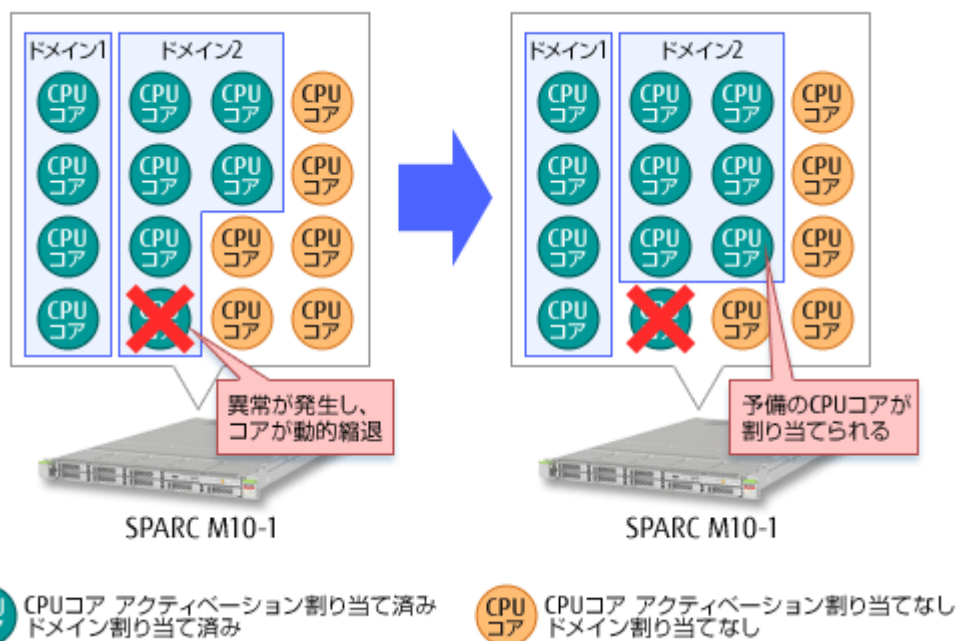
サーバの稼働状況を常に監視し、急な負荷増加時にCPUコア性能が不足した場合には、プールしているCPUコアを自動的にドメインへ追加し、サーバの処理能力を増強させることが可能です。



## ■ 異常時のリソース維持

万が一、CPUコアに異常が発生した場合、該当CPUコアを縮退させ、CPUコア アクティベーションを予備のCPUコアに自動的に割り当て直すことができ、障害の前後でリソースを一定に保つことが可能です。

例えば、SPARC M10-1（1CPU 最大16コア）に、CPUコア アクティベーションを10CPUコア分の購入し、4コア、6コアに分けてドメインに割り当てます。CPUコア アクティベーションがあてがわれていない予備のCPUコアは6コア分です。ドメインに割り当てられていたCPUコアが、異常時に動的縮退した場合、予備となっているCPUコアが割り当てられることで、ドメインのコア数を維持し、業務を継続します。



CPUコア アクティベーションは、最初に導入したSPARC M12だけでなく、別の筐体に移行して使用することもできます。  
(同一機種に限る)

CPUコア アクティベーションは、移行元と移行先の両方のサーバが稼働した状態でも、移動することができます。

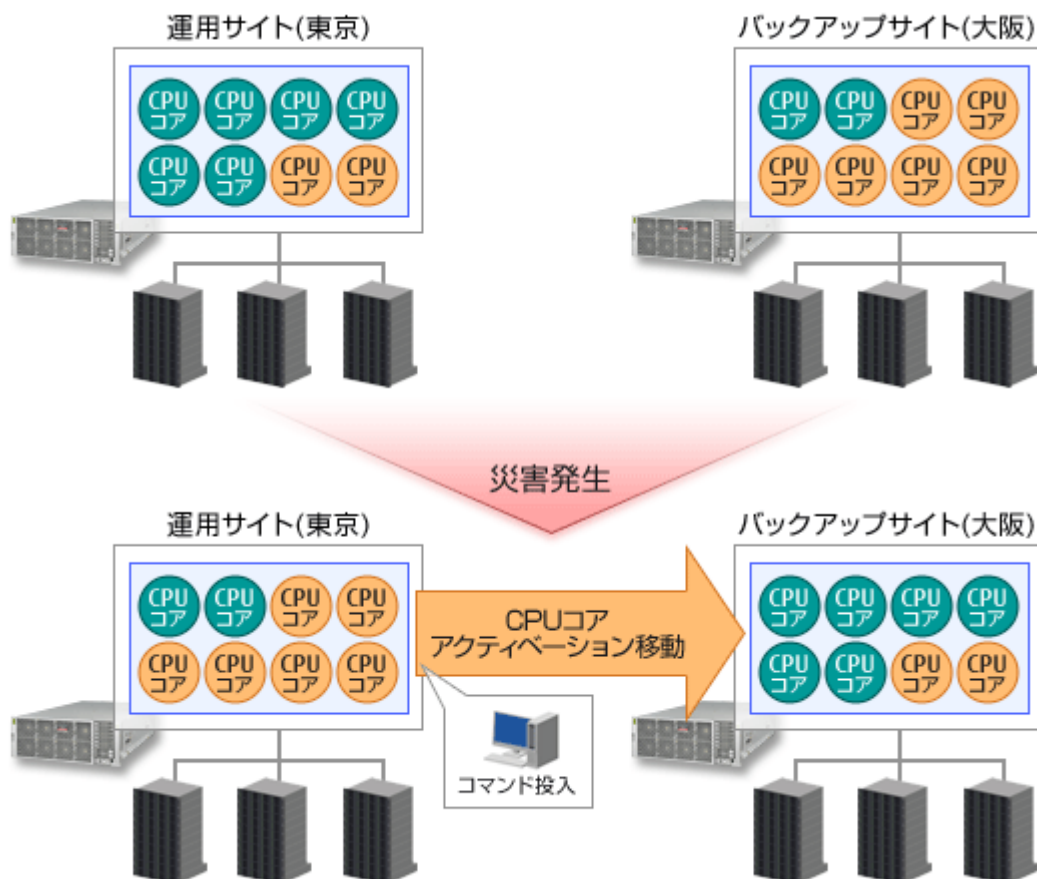
### ■ 災害に備えて

多くのミッションクリティカルシステムでは、災害対策のために、運用サイトとは離れた場所にバックアップシステムを構築します。

たとえば、運用サイト（東京）とバックアップサイト（大阪）にSPARC M12を1台ずつ設置して、合計8コア分のCPUコア アクティベーションを購入します。運用サイトで6コア、バックアップサイトで2コアを稼働させます。

東京で災害が発生し、運用サイトのサーバが継続稼働できない場合、運用サーバで使用している4コアのCPUコア アクティベーションをバックアップサイトのサーバに移動させます。バックアップサイトのサーバを6コアで稼働させることで、業務を継続できるため、災害時にもサービスを提供し続けることができます。

同時に使用するコア分だけ、CPUコア アクティベーションを購入すればよいので、初期導入コストを抑えた災害対策システムを構築できます。



関連製品：SPARC M10-1、M10-4、M10-4S  
SPARC M12-1、M12-2、M12-2S

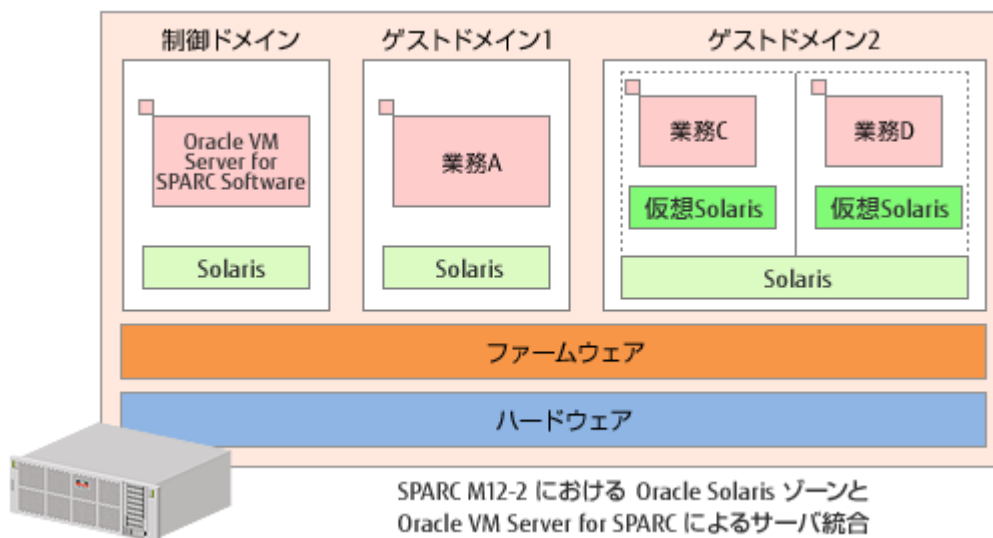
## Oracle Solaris ゾーン

「Oracle Solaris」が提供する仮想化技術「Oracle Solaris ゾーン」は、OSを仮想的に分割して、業務に応じて柔軟に利用することができます。Oracle Solaris ゾーンを利用したサーバ統合により、サーバを柔軟に、かつ有効活用することが可能です。

「Oracle Solaris ゾーン」は、1つのOS空間を仮想的に分割して複数のOSが動作するようにみせる、ソフトウェアパーティショニング機能です。Oracle Solaris OS上に最大8,192個の仮想Solaris環境を構築することができます。

仮想Oracle Solaris環境においてCPUやメモリなどのハードウェアリソースを柔軟に配分するリソース管理ができるため、優先度の高い業務に優先的にリソースを配分するなど、リソースの有効活用が可能です。1CPUしか搭載していないサーバでも複数の仮想Oracle Solaris環境を構築することができ、ハードウェアリソースの使用率向上を実現します。

信頼性の高いOracle VM Server for SPARC（ハードウェアパーティショニング）とOracle Solaris ゾーンを組み合わせることで、高信頼システムにおける資源の利用効率をさらに向上させ、お客様の投資効果の最大化を実現します。



関連製品：SPARC M10-1、M10-4、M10-4S  
SPARC M12-1、M12-2、M12-2S

Oracle VM Server for SPARCは、SPARC M12およびSPARC M10が提供する仮想化技術の一つです。サーバのファームウェア層で複数の仮想ハードウェア環境（ドメイン）を構築し、それぞれのドメイン上で独立したOSを動作させることができます。各ドメインには、CPU、メモリ、I/O等を柔軟に割り当てることができるため、ハードウェアリソースを有効活用したサーバ集約を実現します。

### 独立したOracle Solaris環境の実現

ドメイン毎にそれぞれOracle Solaris（Oracle Solaris 10、Oracle Solaris 11）やアプリケーション等のインストールを行い、各ドメインを1つの独立したシステムとして扱うことができます。（注1）

ドメインはOSレベルで独立しているため、あるゲストドメインでシステム異常等のトラブルが発生しても、他のドメインに影響を及ぼすことはありません。

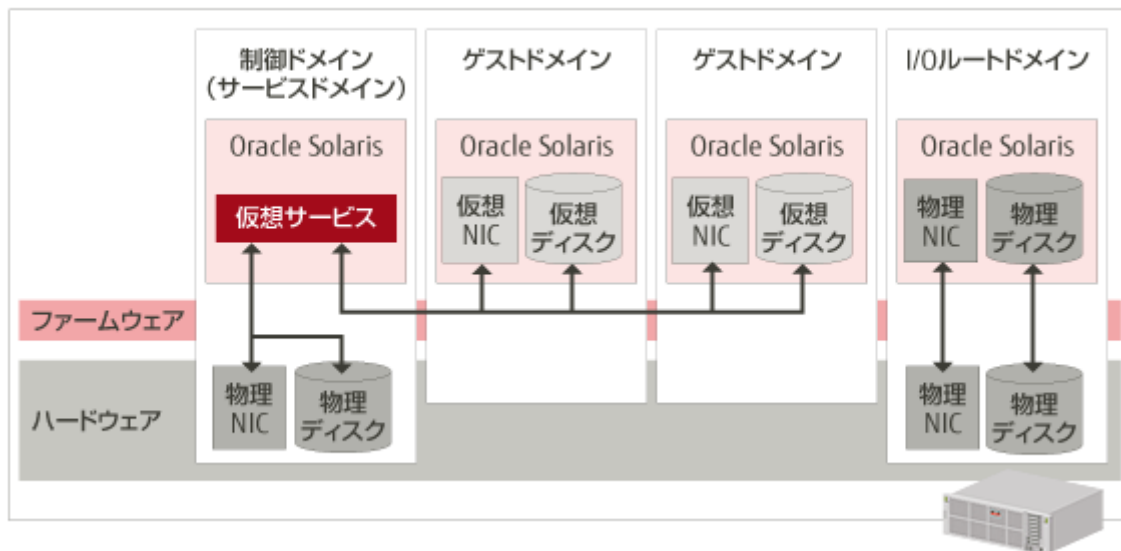
また、パッチの適用やバックアップ等もドメイン毎に行うことができるので、サーバ集約後も従来の管理手順を変更することなく、運用管理を行うことができます。

（注1） Solaris 8、9は、Oracle Solaris Legacy Containersを用いてOracle Solaris 10環境上に構築してください。

### 仮想I/O環境の構築

Oracle VM Server for SPARCは、仮想I/Oデバイスを各ドメインに割り当てることができる「仮想サービス」を提供しています。これにより、物理NIC（Network Interface Card）や物理ディスクを活用し、複数のドメイン上で仮想I/O環境を構築することができます。

Oracle VM Server for SPARCのドメイン構成と仮想サービス



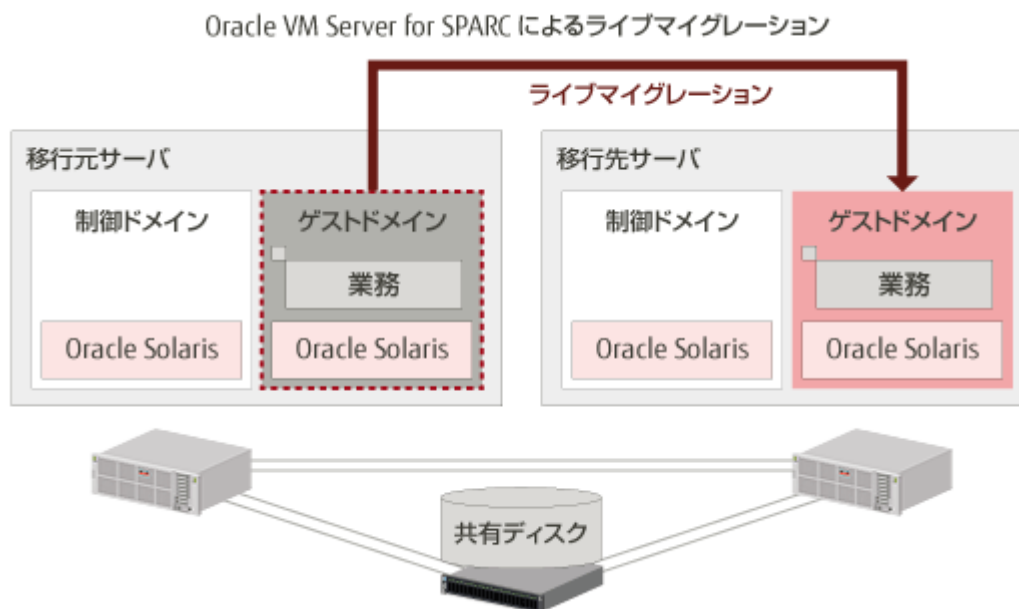
- 制御ドメイン : Oracle VMの管理（ドメインの作成やリソースの割り当てなど）を行うドメイン
- サービスドメイン : 仮想ディスクや仮想スイッチなどの仮想サービスを提供するドメイン
- I/Oルートドメイン（I/Oドメイン） : 物理I/Oデバイス（PCIカードやディスクなど）に直接アクセスできるドメイン
- ゲストドメイン : 仮想サービスを利用し、業務アプリケーションを動作させるドメイン

## ライブマイグレーション機能による業務継続中のサーバメンテナンス

Oracle VM Server for SPARCはライブマイグレーション機能をサポートしており、ゲストドメインを稼働させた状態で別のサーバに移動させることができます。

ライブマイグレーション実行後、移行元サーバを停止させハードウェア保守を行うことで、業務を継続させたままサーバメンテナンスを実現できます。

また、ゲストドメインに割り当てるリソース（CPUやメモリなど）が不足した場合に、リソースが余っているサーバを活用し、リソース不足を解消することができます。



## 標準機能として無償提供

Oracle VM Server for SPARCはSPARC M12の標準機能であり、無償で使うことができます。

Oracle VM Server for SPARCを採用するSPARC M12では、仮想OS数をいくら増やしても、追加費用は発生せず、仮想化集約による導入・運用コストを確実に削減できます。

関連製品：SPARC M10-4S  
SPARC M12-2S

複数の筐体（Building Block）を高速インターコネクトで接続することにより、高い拡張性を実現するSPARC M12およびSPARC M10は、筐体単位でハードウェアパーティションを作成できます。各ハードウェアパーティションは、物理的に独立した信頼性の高いシステム環境として利用することができます。

ハードウェアパーティションは、1つのパーティションで業務負荷が高くなった場合や万が一のトラブル時にも、他のパーティションに影響をあたえません。ファームウェア層での仮想化機能「Oracle VM Server for SPARC」や、ソフトウェアレベルでの仮想化機能「Oracle Solaris ゾーン」よりも、高い障害隔離性を実現します。

ハードウェアパーティションは、SPARC M12-2SおよびSPARC M10-4Sでのみ採用しています。

#### 拡張性や運用性に優れたハードウェアパーティション

##### ■ システム規模に応じて構成可能なハードウェアパーティション

SPARC M12およびSPARC M10は、一つまたは複数の筐体でハードウェアパーティションを構成できます。そのため、業務の規模に応じて、複数の筐体から構成されるハードウェアパーティションを作ることが可能です。各ハードウェアパーティションでは、メモリやPCIカードスロットなど、ハードウェアパーティションを構成する全てのハードウェアリソースを使用することが可能です。

SPARC M12およびSPARC M10は最大16筐体まで1つのハードウェアパーティションを拡張することができます（16筐体接続時）。

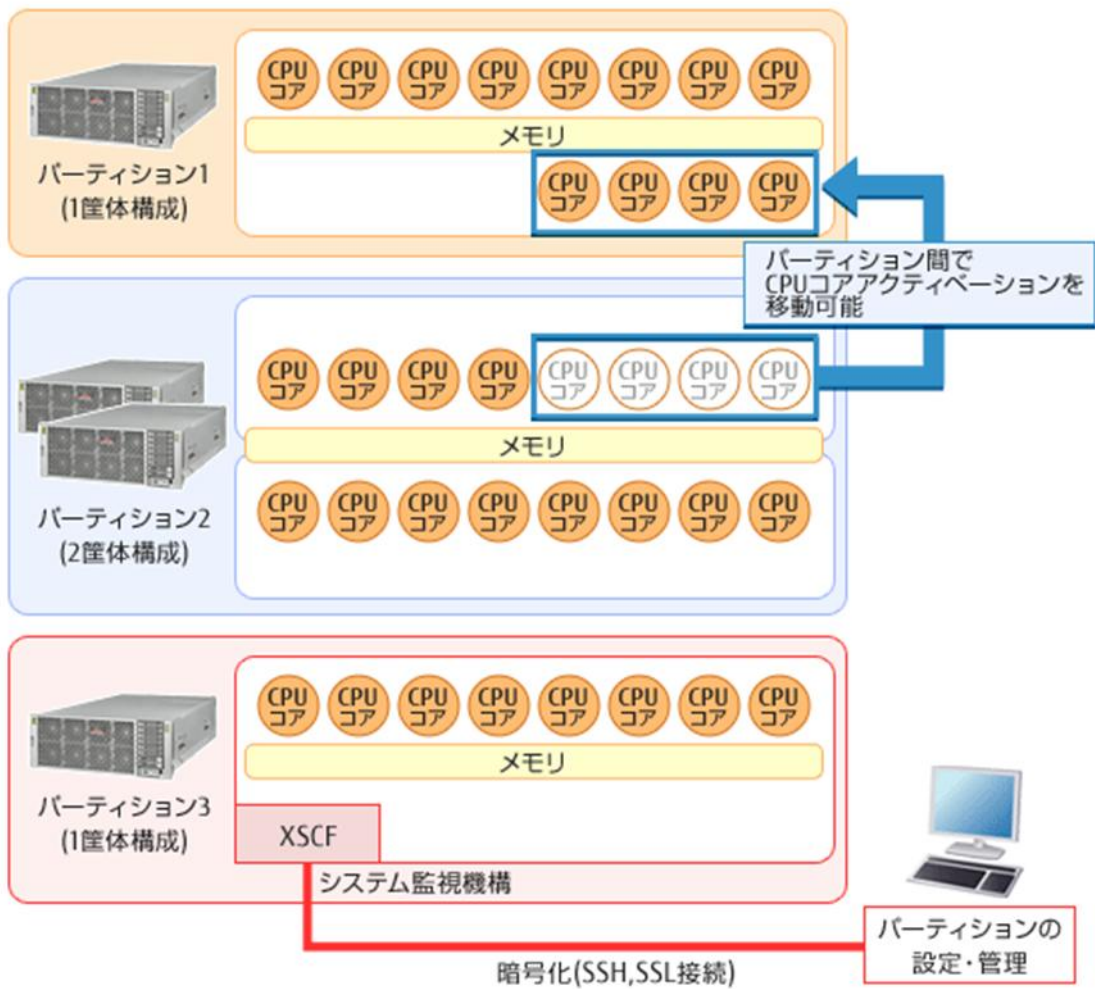
またCPUコア アクティベーションにより、システムが稼働した状態でも、パーティション間のCPUコアアクティベーションの移動が可能です。CPUコア アクティベーションを利用すれば、業務負荷の変化に応じて柔軟にCPUリソースを移動することができますので、システムの柔軟な拡張が可能です。

##### ■ パーティション管理

SPARC M12およびSPARC M10では、パーティションの設定・管理やハードウェアリソースの追加・移動をXSCF（システム監視機構）によって一括で行うことができます。XSCFはシステムの本体装置から独立したプロセッサで稼働しているため、電源が供給されている限り、システムがダウンした際もハードウェアの監視や制御を継続して行います。

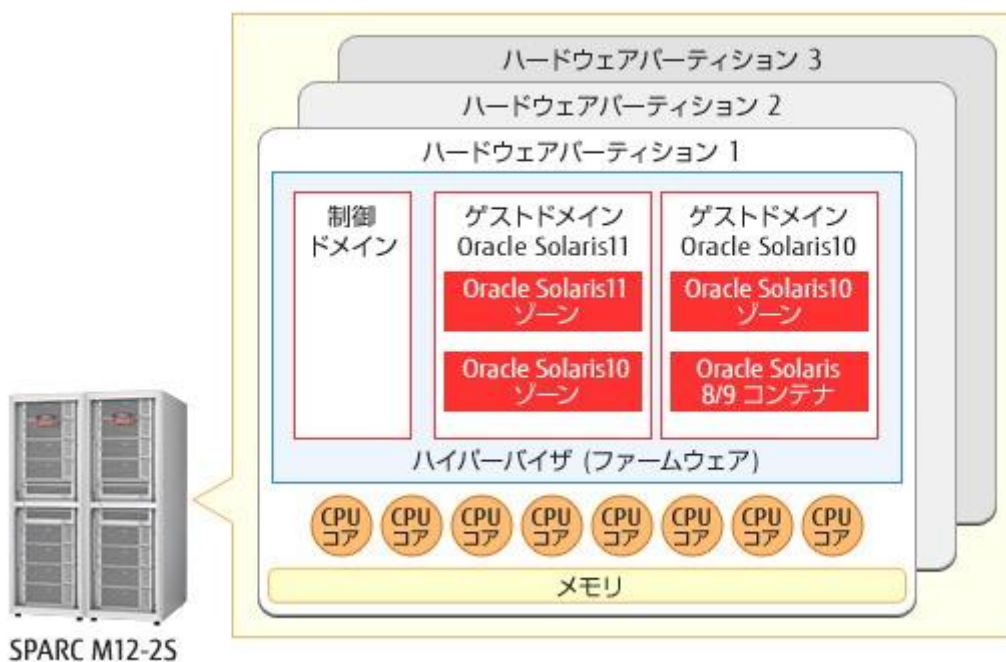
XSCFの操作は、ハードウェアパーティションごとに専用のユーザアカウントを作成して行います。ユーザアカウントごとに操作レベルも設定できるため、セキュリティの向上や操作ミスの防止につながります。

またXSCFと管理用端末の接続を暗号化によって保護することで、高いセキュリティを実現しています。



### 仮想化機能の組み合わせによるパーティション構成例

SPARC M12およびSPARC M10はハードウェアパーティションに加え、ファームウェアレベルでの仮想化機能「Oracle VM Server for SPARC」と、ソフトウェアレベルでの仮想化機能「Oracle Solaris ゾーン」を提供しています。これらの仮想化機能を組み合わせることにより、CPUやメモリなどのハードウェアリソースを柔軟に配分することができます。



関連製品：SPARC M10-4S  
SPARC M12-2S

SPARC M12およびSPARC M10は、1つまたは複数の筐体（Building Block）で物理パーティション（ハードウェアパーティション）を構成できます。

「Dynamic Reconfiguration」（物理パーティションの動的再構成）は、CPUやメモリ、I/Oなどのハードウェアリソースを、システムを動作させたまま物理パーティションへ追加・削除することができる機能です。システム監視機構（XSCF）を通じて、物理パーティションの構成の変更や、ハードウェアの組み込み/切り離しなど、様々な構成変更を行うことができます。

物理パーティションの動的再構成の利用により、業務拡張や新規業務の追加などの要求に応じたタイムリーなリソースの追加（活性増設）や、ハードウェアの活性保守が可能になります。

本機能は、SPARC M12-2SおよびSPARC M10-4Sで標準機能として採用しており、追加費用なしに使用できます。

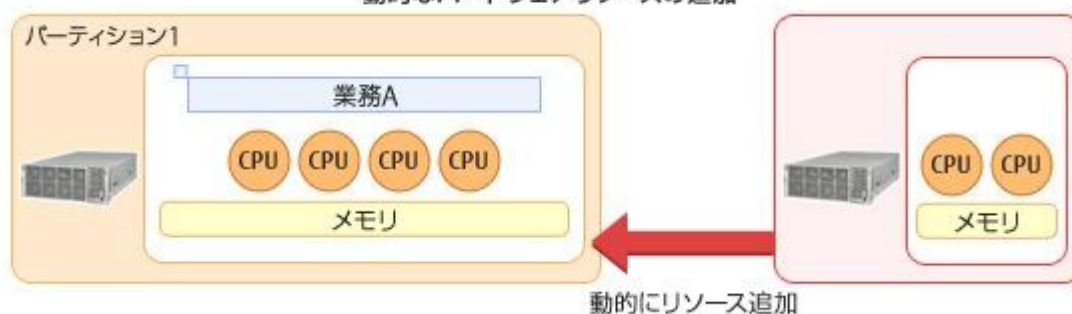
SPARC M12における物理パーティションの動的再構成の活用



### ハードウェアのリソース有効活用

1つの筐体を予備リソースとして準備しておき、業務負荷の変動や新規業務の追加などに応じて、動的に予備リソースを組み込むことができます。物理パーティションの動的再構成を利用することにより、24時間365日稼動が求められるシステムにおいて、業務を停止することなく、データ量・業務量の変化に応じた柔軟な資源配置を実現します。

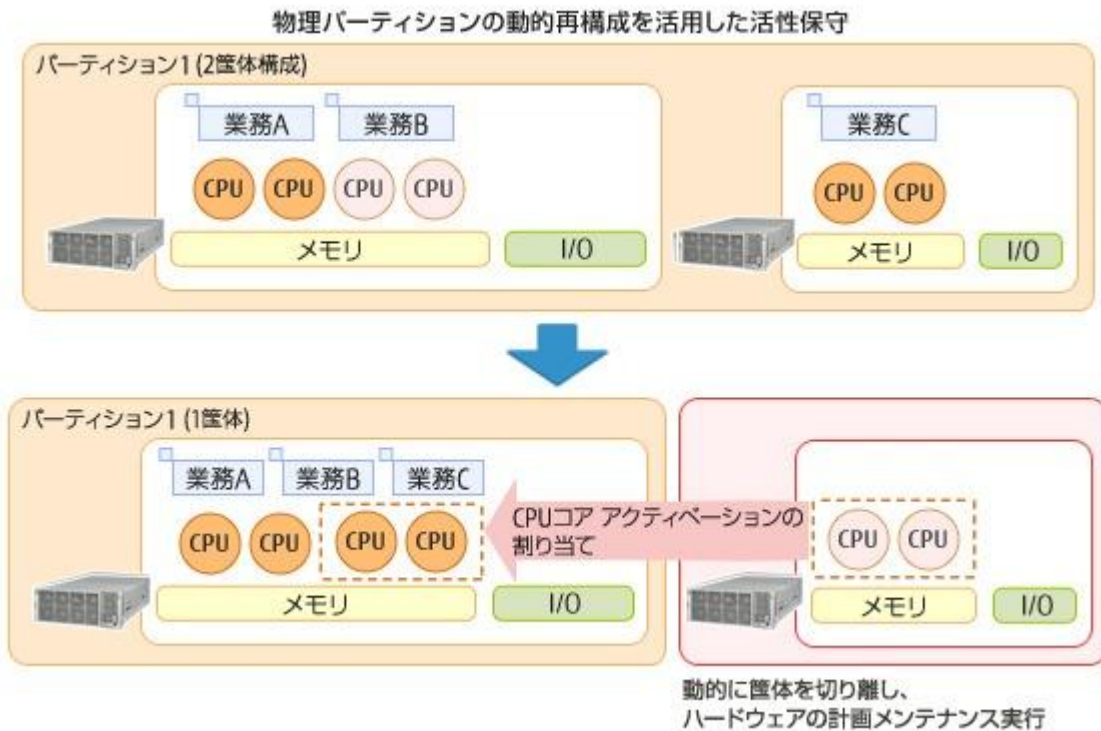
動的なハードウェアリソースの追加



2台以上の筐体で構成されている場合、1つの筐体を動的に切り離すことにより、システムを止めずに計画メンテナンスやハードウェア異常に対応することができます。

例えば、2筐体で1つの物理パーティションを構成しているシステムで、1つの筐体を切り離し、もう1つの筐体だけで物理パーティションを運用するように切り替えます。業務は稼働中の物理パーティションで稼働し続け、切り離された筐体は計画メンテナンスを行うことができます。

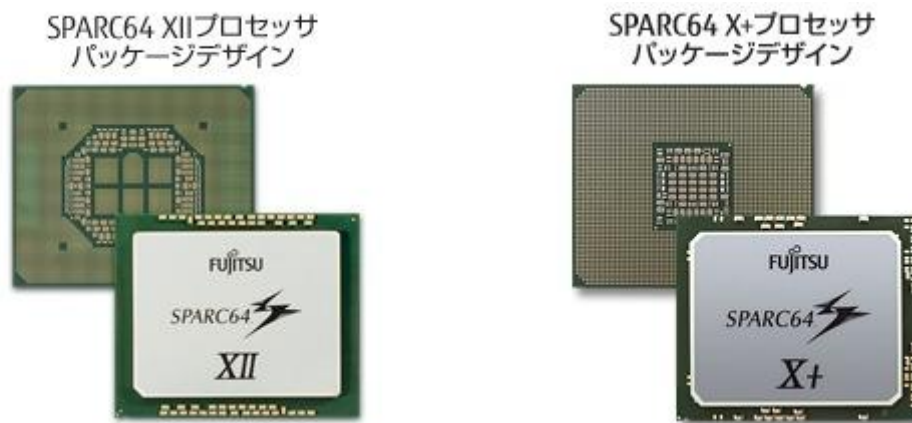
切り離された筐体で使用されていたCPUコア アクティベーションは、稼働中の筐体上の使用されていないコアに割り当て、処理能力を維持することが可能です。計画メンテナンスを終了後、再び元のパーティションに組み込み本来の運用に戻します。この間、システムを止める必要はありません。



物理パーティションの動的再構成を活用することで、活性交換が可能になるコンポーネントには、CPU、メモリ、水冷ポンプなどがあります。

関連製品：SPARC M10-1、M10-4、M10-4S  
SPARC M12-1、M12-2、M12-2S

SPARC M12に搭載されているプロセッサ「SPARC64™ XII（トゥエルブ）」および、SPARC M10に搭載されているプロセッサ「SPARC64 X+（テンプラス）」、「SPARC64 X（テン）」は、メインフレーム向けプロセッサで実装されてきたRAS（信頼性、可用性、保守性）技術を採用して設計しています。プロセッサエラーによるシステム停止を回避するために、全回路にエラー検出機構とリカバリー機構を装備し、高い信頼性を実現しています。



SPARC64 XII、SPARC64 X+、SPARC64 Xでは、キャッシュメモリだけではなく演算器やレジスタもデータ保護することで、確実にエラーを検出します。エラー発生時には、ECCによるデータ訂正やハードウェア命令リトライにより、エラーの自己修復を行います。訂正できないエラーが発生した場合、コア、キャッシュメモリ単位で動的に縮退します。また、プロセッサ内部では常に動作内容を記録しているので、エラー発生原因の特定などを迅速に行えます。

メインフレームプロセッサと同じRAS機能を持つプロセッサを採用することにより、信頼性の高いシステムをお客様に提供いたします。

表：SPARC64 XII、SPARC64 X+、SPARC64 XのRAS機能

	エラー監視/検出	エラー処理		記録
		訂正	縮退	
1次キャッシュメモリ	二重化+パリティ、ECC	リトライ、ECC	動的way縮退（注2）	ヒストリー
2次キャッシュメモリ	ECC	ECC	動的way縮退（注2）	
3次キャッシュメモリ （注3）	ECC	ECC	動的way縮退（注2）	
演算器	パリティ（注1）、レジデュー	ECC、ハードウェア命令 リトライ	コア縮退	
レジスタ	パリティ（注1）、ECC			

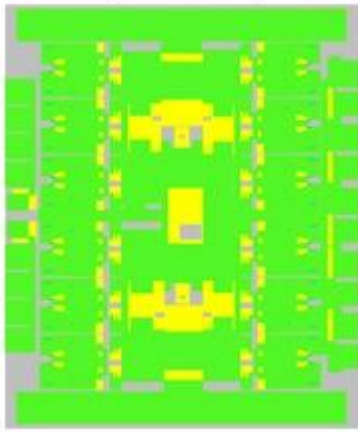
（注1）パリティエラー検出時は、ハードウェア命令リトライ機能によりエラー訂正します。

（一定回数リトライ後もエラー検出時には固定障害と判断しレポート）

（注2）wayはキャッシュメモリを構成する単位です。

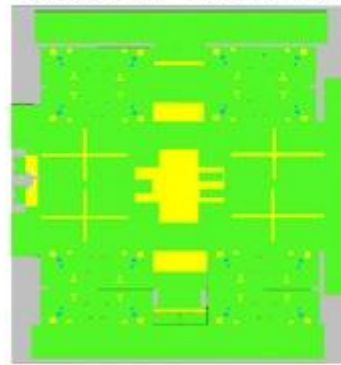
（注3）SPARC64 XIIプロセッサのみ

CPU RASカバレッジ図  
(SPARC64 XII)



緑色: 1ビットエラー訂正  
黄色: 1ビットエラー検出  
灰色: 1ビットエラーが発生しても実業務に影響なし

CPU RASカバレッジ図  
(SPARC64 X+, SPARC64 X)



緑色: 1ビットエラー訂正  
黄色: 1ビットエラー検出  
灰色: 1ビットエラーが発生しても実業務に影響なし

徹底したデータ保護により業務継続性を向上

#### ■ キャッシュメモリのデータ保護

キャッシュメモリはプロセッサを構成する回路の中で最も間欠故障（注4）が起きやすい回路のため、特に重点的にデータ保護機能を装備しています。

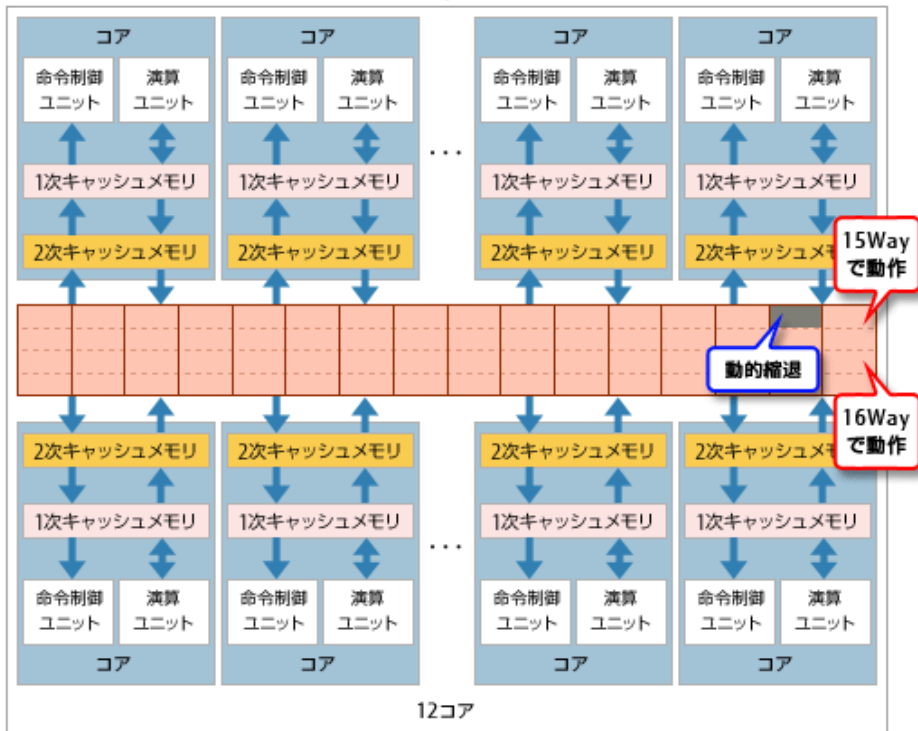
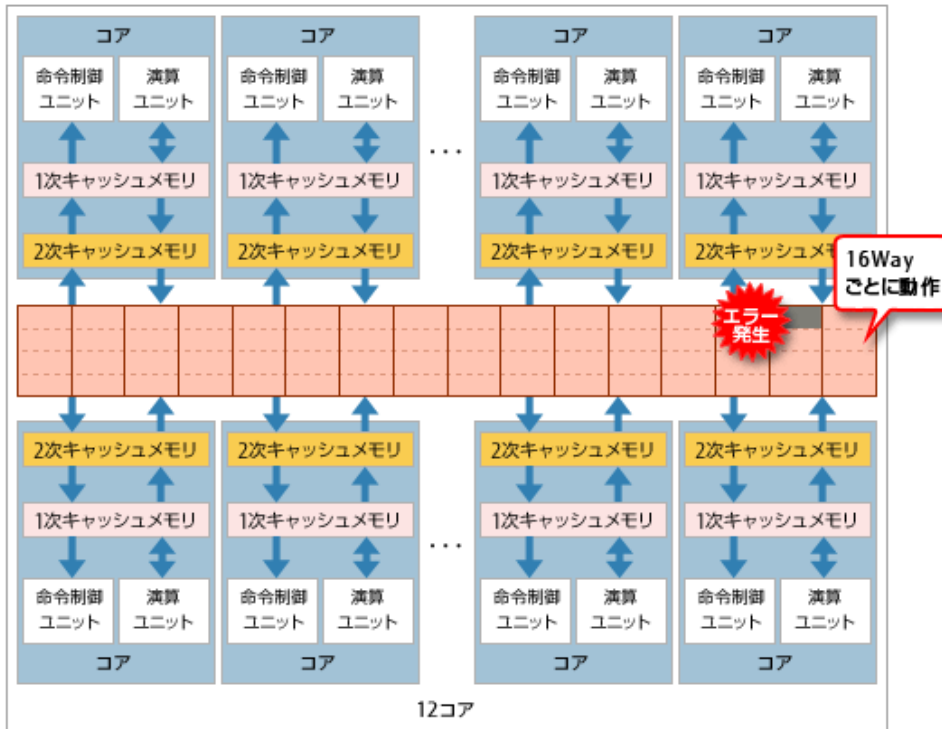
SPARC64 XII、SPARC64 X+、SPARC64 Xの1次キャッシュメモリは、命令部は二重化+パリティ、データ部はECC、2次キャッシュメモリ、3次キャッシュメモリ（注3）はすべてECCで保護されています。そのため1bitエラーを検出し、訂正することができます。

1bitエラーが多発すると、way単位で動的縮退します。

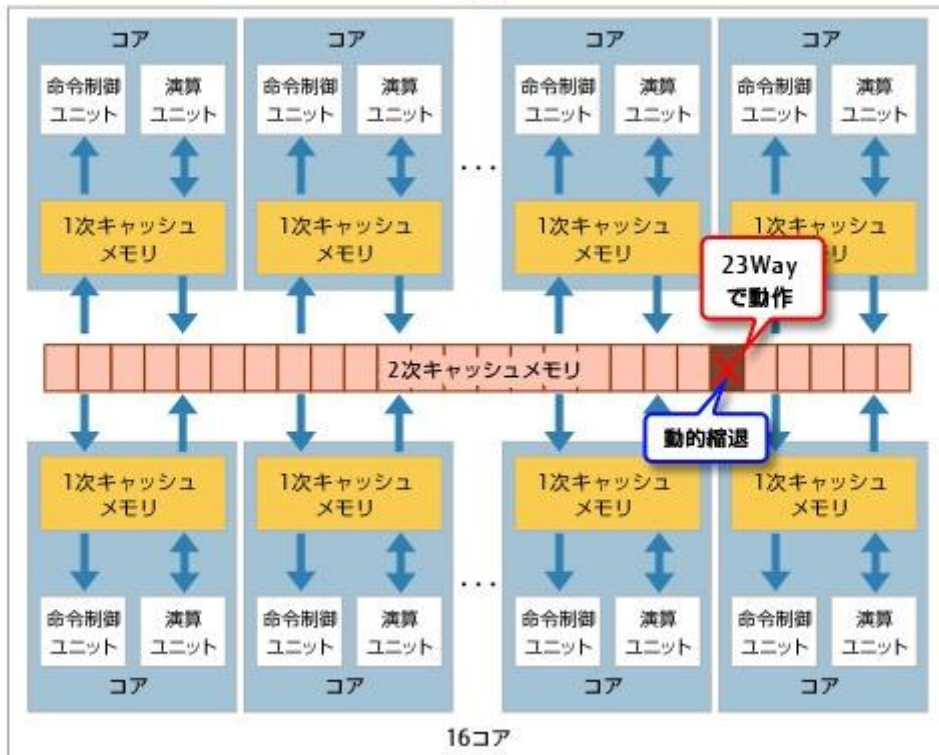
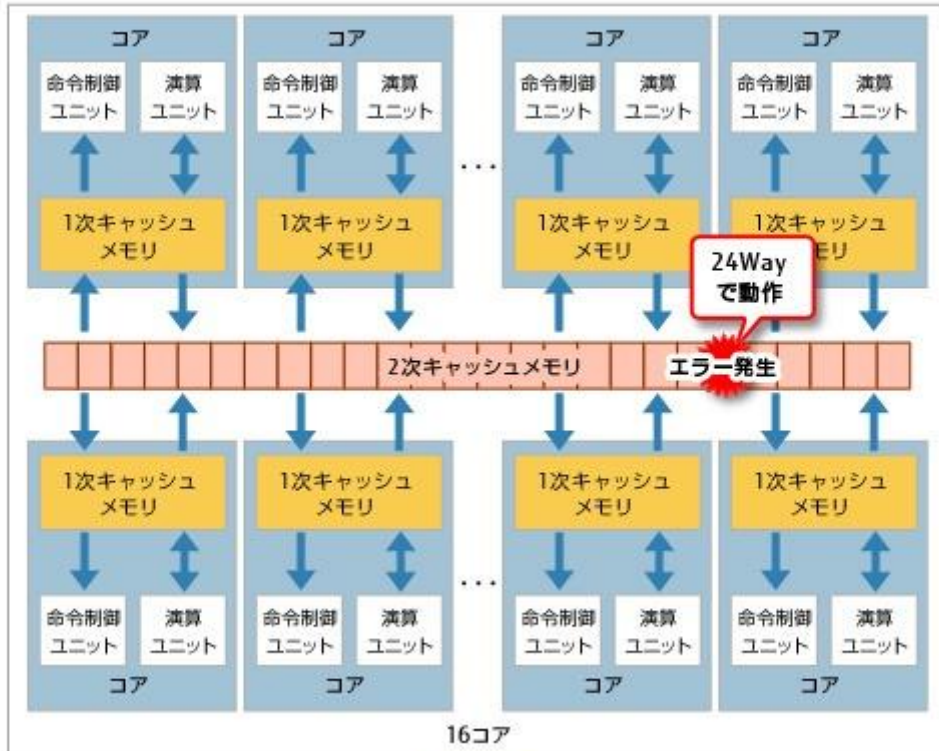
SPARC64 XIIの場合、3次キャッシュメモリが4つ（注5）に分かれており、それぞれ16way構造なので、3次キャッシュメモリの1つの1wayでエラーが発生して縮退しても、エラーが発生した3次キャッシュメモリは15wayで、それ以外の3次キャッシュメモリは16wayで動作し続けます。また、SPARC64 X+、SPARC64 X場合は、2次キャッシュメモリが24way構造（注6）なので、1wayでエラーが発生して縮退しても、残りの23wayで動作し続けます。

そのため、万一の際でもシステムの継続運用が可能であり、さらに性能劣化を最小限に抑えられます。他社のプロセッサの場合、キャッシュメモリでエラーが起きると、リブートして縮退するか、プロセッサ単位での動的縮退が一般的なので、キャッシュメモリのエラーがシステムの可用性や性能に大きく影響します。

SPARC64 XII (SPARC M12-2, SPARC M12-2S)のキャッシュメモリのデータ保護



SPARC64 X+, SPARC64 X (SPARC M10-4S)のデータ保護



(注4) 間欠故障は、不特定の箇所で一時的にデータエラーが発生する現象で、ソフトエラーとも呼ばれます。間欠故障は、外部からの放射線や電磁波、熱などが影響します。

(注5) SPARC M12-1へ搭載されているSPARC64 XIIの3次キャッシュメモリは、2つに分かれています。

(注6) 2次キャッシュメモリが22MBの場合、22wayで構造されます。(SPARC M10-1)

## ■ 演算器・レジスタのデータ保護

SPARC64 XII、SPARC64 X+、SPARC64 Xの演算器、レジスタは、パリティやECCによりデータを保護しています。演算器は実際に命令を実行する回路、レジスタは演算器で実行するデータを一時保管する回路です。

SPARC64 XII、SPARC64 X+、SPARC64 Xでは、レジスタを信頼性の高い回路で構成しています。加えてパリティで保護しているので、万が一1bitエラーが発生しても確実に検出します。エラーが検出されると、レジスタから再度データを読み込み、命令を再実行します。さらに整数レジスタをECCで保護することで、信頼性を一層強化しました。

またSPARC64 XII、SPARC64 X+、SPARC64 Xは、命令実行時に実行前のデータから実行結果のパリティビットを計算して、パリティビットの値と実行結果の整合性がとれているか確認します。そのため、命令実行途中で発生した1bitエラーも検出することができます。エラーが検出されると、演算器にあるデータを一度クリアして、レジスタから再度データを読み込み、命令を再実行します。

エラー復旧できない場合は、障害箇所を動的に縮退し、故障の記録をヒストリーに残します。

## ■ コアの縮退

レジスタおよび演算器にてエラーを検出し、命令を再実行してもエラーが再発する場合には、障害箇所をコア単位で動的に縮退し、エラーが発生していないコアだけで動作を継続します。

## ■ プロセッサのすべての動作を記録するヒストリー

SPARC64 XII、SPARC64 X+、SPARC64 Xは動作を記録するために、ヒストリーと呼ばれる専用回路を持っています。ヒストリーは、プロセッサの動作を自動的に記録し、万一の故障原因の解明に役立ちます。

ソフトウェアが介入することなく通常動作に影響を与えずに、常にプロセッサの動作内容を記録します。そのため、エラー情報だけではなく、エラーが発生するまでの過程も確認することができます。ヒストリーにより、より早く、より正確にエラーの原因解析を行うことができます。

関連製品：SPARC M10-1、M10-4、M10-4S  
SPARC M12-1、M12-2、M12-2S

### ECC、拡張ECCによるデータ保護

メモリは、ECCおよび拡張ECCにより、データが保護されています。

#### ■ ECC (Error Checking and Correction)

ECCは、データにECCコードを付加することで、1bitエラーから確実にデータを保護する機能です。

#### ■ 拡張ECC (注1)

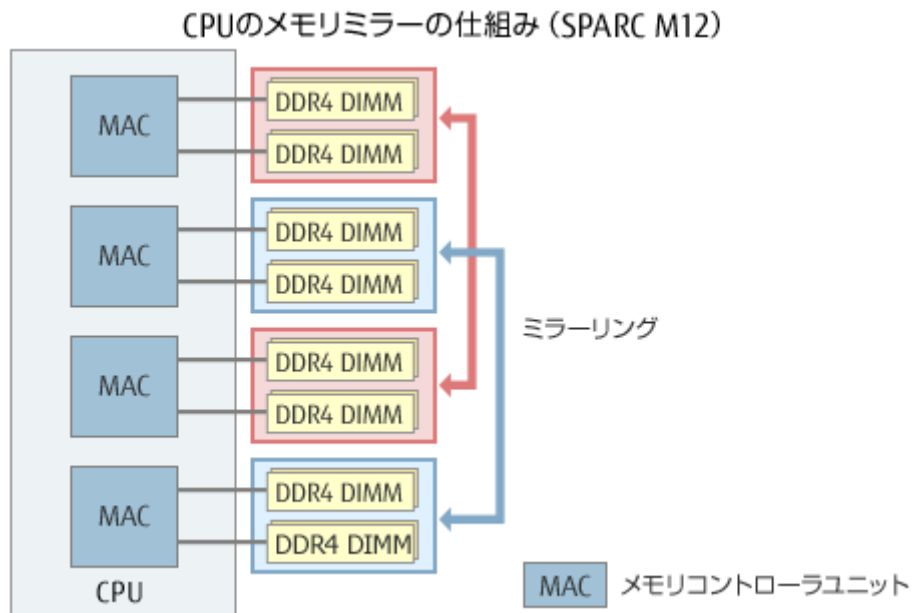
DIMMに搭載されたメモリ素子 (DRAM) で故障が発生した際に、ECCの仕組みを応用してデータを救済する機能です。

(注1) IBM社のChipkill機能に相当します。

### メモリの二重化を実現するメモリミラー

SPARC M12およびSPARC M10は、メモリの二重化によりデータを保護するメモリミラーに対応しています。メモリミラーにより、メモリにおけるマルチビットエラーのようなECCでは訂正不可能なエラーからデータを保護します。そのため、単一システムとしての信頼性を向上できます。

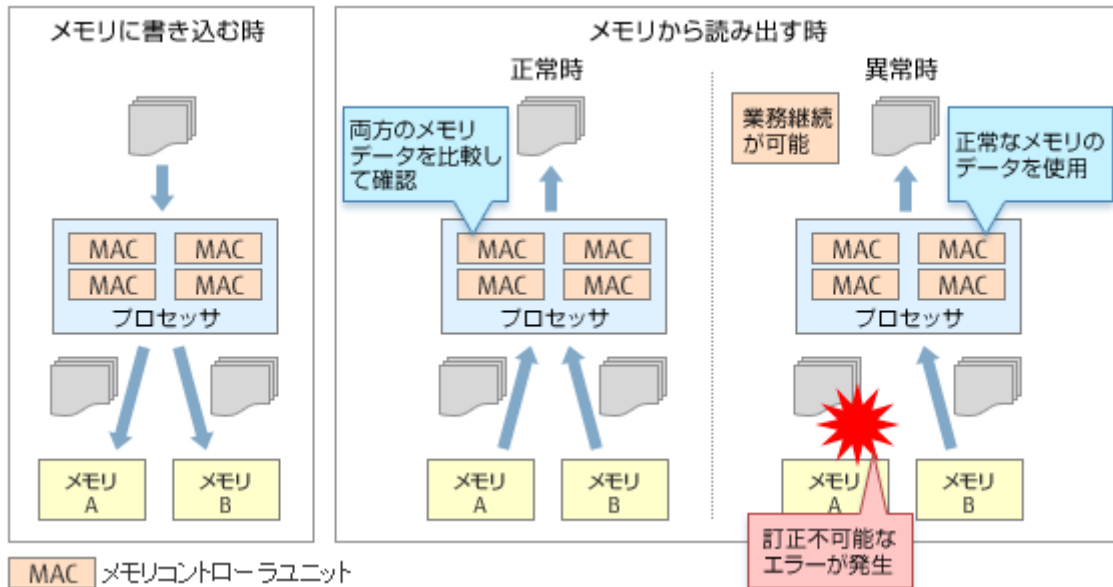
メモリアクセスコントローラはプロセッサに内蔵されており、プロセッサ単位でメモリミラーを設定できます。



■メモリミラーを設定した場合

メモリにデータを書き込む際は、メモリAとメモリBに同時に書き込みます。

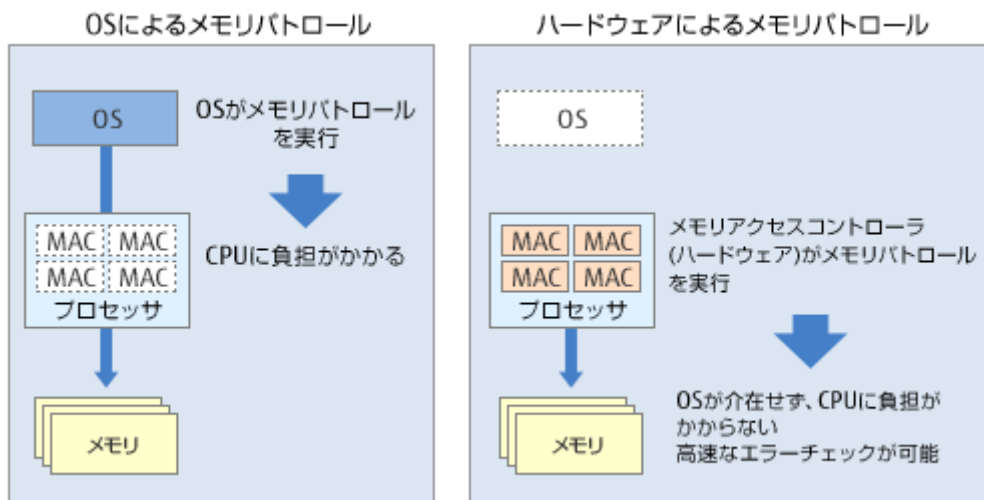
メモリからデータを読み出す際は、ECCによりデータエラーが発生していないか確認します。もしメモリAで訂正不可能なエラーが検出された場合、メモリBのデータを使用して業務を継続することが可能です。



エラーを事前に検出するメモリパトロール

メモリパトロール（注2）は、メモリでエラーが発生していないか事前に検査を行う機能です。メモリパトロールにより、OSやアプリケーションがメモリを使用する前にエラー発生を検出し、エラー訂正や縮退を行うことができます。

SPARC M12およびSPARC M10の場合、メモリアクセスコントローラーがメモリパトロールを行います。OSやCPUリソースを使わずにメモリパトロールを実行できるので、業務に影響をおよぼすことなく、高速にメモリのエラーチェックを行えます。



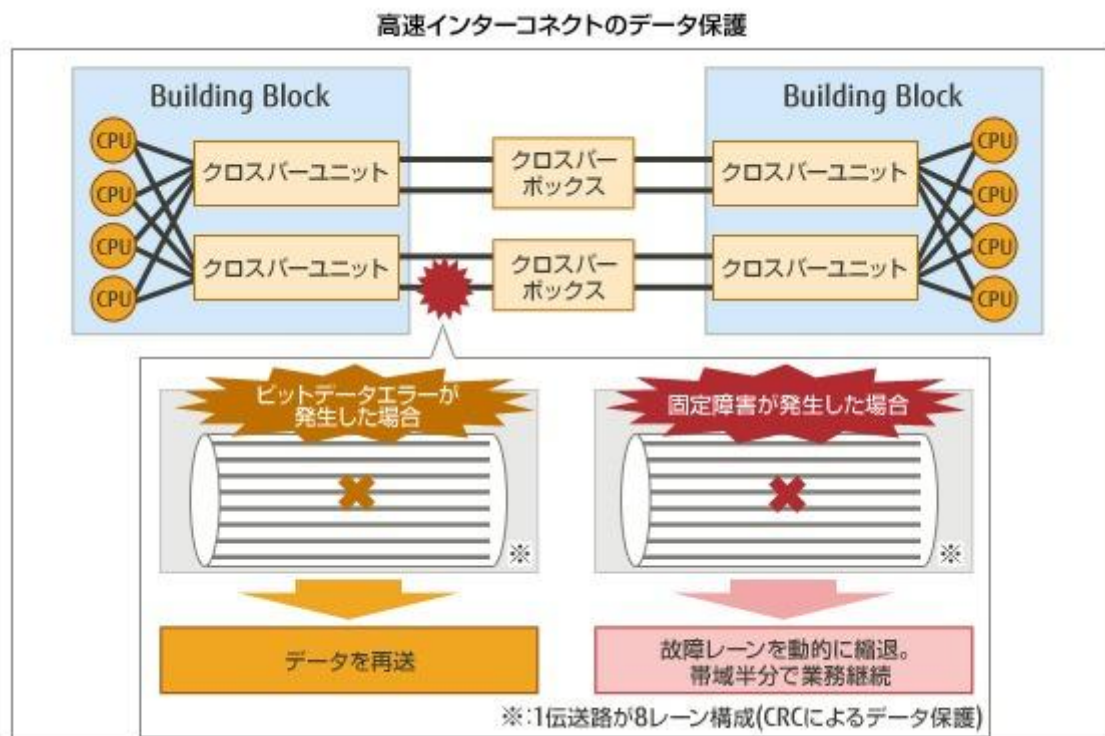
注2: 「メモリスクラバ」と呼ぶ場合があります。

関連製品：SPARC M10-1、M10-4、M10-4S  
SPARC M12-1、M12-2、M12-2S

高速インターコネクトはすべてCRCにより保護

SPARC M12およびSPARC M10の高速インターコネクトはCRC（Cyclic Redundancy Check：巡回冗長検査）によって保護され、データの損失や破損を防いでいます。

高速インターコネクトは、プロセッサとメモリやI/O（PCI Expressスイッチ）、そして複数の筐体同士を接続しています。高速インターコネクト上で、CRCによるエラーが検出された場合（ビットデータエラー発生）、ハードウェアが自動的にデータを再送し修復します。何度かデータを再送しても、エラーを修復できなかった場合（固定故障の発生）、故障しているレーンを縮退し、半分の帯域で業務を継続します。



関連製品：SPARC M12-2、M12-2S

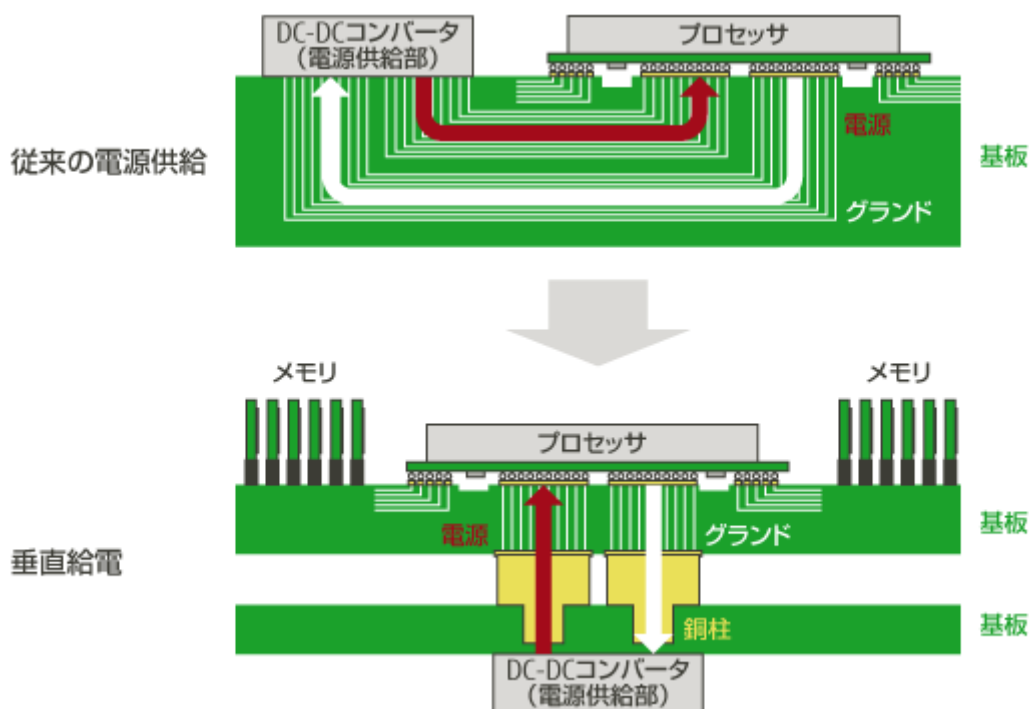
SPARC M12では、高効率で安定した電力をプロセッサに供給するため、プロセッサと電源モジュールの間を最短距離で直結する垂直給電を採用しています。

近年、プロセッサが高性能化・高周波化するにつれ、必要となる電力は増大し、急な電流変動を伴うようになってきました。電力が増大すると、電源配線にある「抵抗」によって、電力損失が増大してしまいます。また、急な電流変動が起きると、電源配線に大きな変動磁界が生じるため、電源ノイズも増大します。

電力損失や電源ノイズを小さく抑え、高効率で安定した電力を供給するには、電源配線の影響を最小化することが必要です。そのためには、いかにプロセッサと電源モジュールの間を最短距離で直結できるかが鍵となります。

現在、多くのサーバがプロセッサと電源モジュールを同一基板上に水平実装し、平面的な接続を行っています。この場合、電源モジュールやプロセッサのパッケージサイズ以下に接続距離を短くすることはできません。むしろ、電力増大により、配線を太くしたり基板の層数（厚み）を増やす必要があるため、接続距離が長くなる傾向にあります。

そこで、SPARC M12では、プロセッサと電源モジュールのパッケージを垂直方向に向きを合わせて配置し、複数の銅柱により最短距離で直結する構造を開発するとともに、密集した空間でもそれらの銅柱を正確に接合する製造技術を確立しました。この垂直給電の採用により、高効率で安定した電力をプロセッサに供給しています。



SPARC M12では、プロセッサへの電源供給に垂直給電を採用し、電源損失が少なく、安定した電力をプロセッサへ供給しています。

垂直給電によって、プロセッサの直下にDC-DCコンバータを配置し、プロセッサの給電部へダイレクトな電源供給を実現しています。電源供給を最短化することで、電源配線損失を低減し、プロセッサに安定した電源供給を行うことができます。

#### ■ システム性能向上へ寄与

プロセッサと同一基板上に配置していたDC-DCコンバータを、別の基板に移動することで、プロセッサ周辺の部品を最適なレイアウトにすることができます。

メモリはプロセッサの近傍に直結することで、低レイテンシでのメモリアクセスを可能にしています。

また、プロセッサのPCIインタフェースやシステムインタコネクタから外部への配線も最適化できるため、システム全体の性能向上に寄与しています。

関連製品：SPARC M10-1、M10-4、M10-4S  
SPARC M12-1、M12-2、M12-2S

システムの主要コンポーネント（ディスク、電源、ファン等）は、冗長化、活性交換機能に対応しています。また、CPUは動的縮退機能をサポートしており、万が一の故障発生時にもシステムは継続して稼働します。

#### コンポーネントレベルでの高信頼設計（SPARC M12-2Sの場合）



※：各コンポーネントごとに使用条件があります

#### 部品の冗長構成

メモリ（注1）、ディスク、電源、ファン、水冷ポンプ（注2）、サービスプロセッサ（注3）など、システム内の主要コンポーネントは冗長化されています。冗長化により、一方のコンポーネントでトラブルが発生しても、もう一方のコンポーネントで業務を継続することができます。そのため、高可用性システムを構築できます。

システムの主要コンポーネントだけでなく、I/Oにおいても、複数論理ドメイン構成時にはI/Oドメインを複数作成することでI/Oの冗長化を行うことが可能です。Oracle Solarisのマルチパス機能を使用して冗長化を行うこともできます。

#### 活性交換・活性増設（ホットスワップ・ホットプラグ）

24時間365日の連続稼働に対応するため、システム稼働中に業務に影響を与えずに故障部品を交換したり、システムリソースが不足したときに部品を増設できる「活性交換・活性増設」をサポートしています。本機能により、保守によるシステム停止時間の最小化を実現します。

##### ■ 主要コンポーネントの活性交換

システム内の主要コンポーネント（ファン、電源、ディスク等）は、活性交換をサポートしています。

##### ■ CPU、メモリの活性交換・増設

2台以上の筐体で構成されている場合、パーティショニング機能やDynamic Reconfiguration機能を利用して、筐体そのものや、CPUやメモリを搭載したCPUモジュールの交換・増設を、業務を継続したまま行うことが可能です。本機能は、SPARC M12-2SおよびSPARC M10-4Sで採用しています。

##### ■ PCIカードの活性交換

ファイバーチャネルカードやLANカードなどの活性交換（PCI Hot Plug）（注4）をサポートしています。本機能は、SPARC M12-2、SPARC M12-2S、SPARC M10-4およびSPARC M10-4Sで採用しています。

CPUやメモリ、ディスク等でエラーが発生しても、OSをリブートすることなく、故障箇所を動的に切り離すことができる動的縮退機能をサポートしています。また、システム起動時にコンポーネントに異常がないか初期診断を行い、故障を見つけたらシステムが自動的に故障コンポーネントを切り離して起動します。このような縮退機能により、万が一の故障に対しても高い耐故障性を実現しています。

(注) 縮退可能なコンポーネントは、モデルにより異なります。

#### ■ 動的縮退

SPARC64™ XII、SPARC64 X+、SPARC64 Xプロセッサでは、訂正不可能なエラー発生時にシステムを止めることなくキャッシュメモリやコア、スレッドを切り離し、業務の連続稼働を実現する動的縮退機能を実装しています。

また、CPUコア アクティベーション機能で未使用なCPUコアがある場合、動的縮退したCPU コア・スレッドの代替として、未使用のCPUコアを、OSを停止することなく追加し、システムが使用しているコア数を元の数に戻す機能も実装しています。

メモリで1bitエラーが多発した場合、8KB単位で縮退します。ディスクや電源、サービスプロセッサ（注3）、ファン、水冷ポンプ（注2）等が壊れた場合、故障コンポーネントが縮退して、残りのコンポーネントで継続稼働が可能です。いずれもOSのリポートを介さず、動的に縮退できます。

さらに、システムバスの一部を動的に縮退させることも可能です。

#### ■ システム起動時に縮退

電源投入時、OSをブートする前に初期診断を行います。初期診断では、CPUモジュール/メモリやクロスバーボックスなどが正しく接続されているか、また、CPU、メモリ、ディスク等が搭載されているか確認を行います。初期診断中に故障を検出した場合、故障箇所を切り離します。

本機能により、故障を抱えたコンポーネントを切り離し、正常なコンポーネントのみで運用を行うことができます。

SPARC M12およびSPARC M10ではSystem on Chipsにより、CPU上にI/Oインタフェースを内蔵していますが、CPU上で故障が発生した場合は、その故障した一部機能（メモリコントローラやI/Oコントローラ）だけを縮退させ、CPU上の残りの機能を継続使用することができます。

検出した故障は、サービスプロセッサ（XSCF）を経由して、システム管理者に通知されます。

#### ■ クロスバーの縮退運転

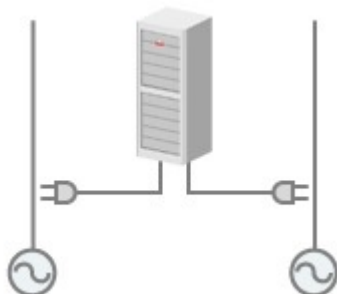
SPARC M12-2SおよびSPARC M10-4Sの場合、各筐体とクロスバーボックス間は2組のクロスバーで接続しています。片方のクロスバーが故障した場合、自動的に故障したクロスバーを切り離して再起動します。本機能により、クロスバー故障による業務への影響を最小限に抑えます。

#### ■ システムクロックの縮退運転

SPARC M12-2SおよびSPARC M10-4Sの場合、クロックで故障が発生すると、影響を受けた筐体のみを切り離し、影響を受けたパーティションを再起動します。

## 二系統受電

サーバの電源を異なる二系統の電源から受電することができる機能です。データセンターなど、二系統から電源を引ける場合、異なる系統の電源から受電することが可能です。もし一方の電源系統に故障・停電が発生しても、もう一系統から受電できるので、サーバを継続して運用することができます。



(注1) メモリミラー構成時

(注2) SPARC M12-2、SPARC M12-2S、SPARC M10-4、SPARC M10-4Sの場合

(注3) SPARC M12-2S (2BB以上)、SPARC M10-4S (2BB以上)

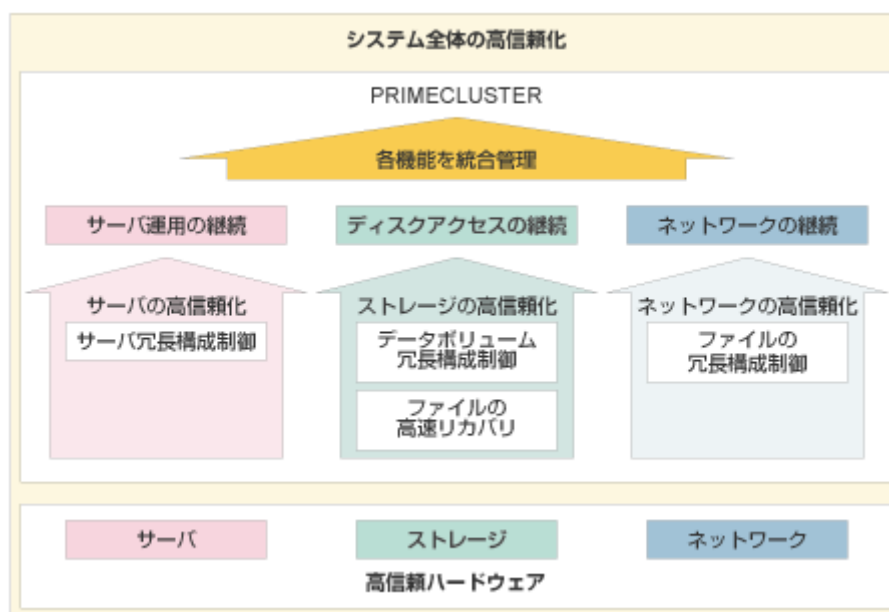
(注4) PCIカードの種類等により、活性交換に対応していない場合があります。また、論理ドメインの構成によっては、PCIカードを交換するために、そのI/Oを使用している論理ドメインを停止する必要があります。

関連製品：SPARC M10-1、M10-4、M10-4S  
SPARC M12-1、M12-2、M12-2S

将来を見据えてビジネスを成功に導くには、市場ニーズを素早くとらえ、スピーディーにビジネスを展開していく「機敏性」、少ない投資で最大限の効果を生むビジネスの「効率性」、24時間365日の安定運用でビジネスの「継続性」を支えるシステムが必要です。

PRIMECLUSTERは、このようなビジネスのニーズにお応えする、富士通の高信頼・高可用技術と仮想化技術を結集したクラスタリング・ソフトウェアです。

PRIMECLUSTERを使用することで、サーバ、ストレージ、ネットワークの冗長化が可能です。ハードウェアからミドルウェア、アプリケーションまで、システムの重要なリソースの故障自動検出、高速縮退、フェイルオーバーなどの自律制御を実現し、安全に業務を継続することができます。定期保守、システムの構成変更などの計画停止時も、動作中のリソースへ影響を与えずに作業ができるため、サービスのアップタイムが飛躍的に向上します。

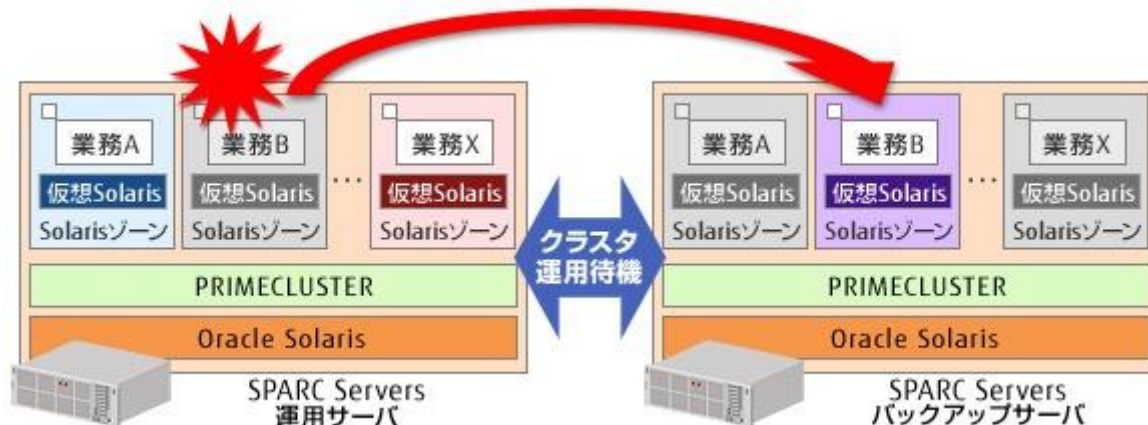


### サーバ運用の継続

複数台のSPARC M12およびSPARC M10を仮想的に1つのシステムとして運用するクラスタリング機能を提供します。サーバ単位はもちろん、Oracle VM Server for SPARC 単位、Oracle Solaris ゾーン単位での業務切替も実現します。

万が一のサーバのトラブル時には、サーバに搭載されたシステム監視機構との連携により、迅速かつ確実な異常監視、業務引継ぎを実施します。

また、並列データベースとの組み合わせにより、業務処理の高速化をはじめとして、システムを停止することなくサーバの切り離し、追加が可能となります。



## ディスクアクセスの継続

内蔵ディスク装置を冗長化するディスクミラーリング機能を提供します。システムボリュームや、ディスクアレイ装置間の冗長化により、確実なデータ保護を実現します。

また、サーバ間で共有するディスク装置のボリューム管理、共有ファイルシステムの構築もサポートし、SAN（Storage Area Network）環境においても高速・高信頼なストレージ環境を実現します。

## ネットワークの継続

ネットワーク伝送路の冗長化機能を提供。ネットワークの障害時にも伝送路の縮退、高速切替を行うことで、ネットワークの継続運用を実現します。

また、トランキング機能対応のスイッチとの組み合わせにより、冗長化した伝送路を同時に使用することが可能となり、通信の負荷分散および帯域向上を実現します。

関連製品：SPARC M10-1、M10-4、M10-4S  
SPARC M12-1、M12-2、M12-2S

### 省エネルギー

システムを拡張していくということは、増えつづけるサーバ台数や消費電力、発熱量の問題と向き合っていくということにつながります。SPARC M12およびSPARC M10は、省エネルギーを実現し、お客様のビジネス発展を支えます。

#### ■ 省エネルギー基準達成

省エネ法（エネルギーの使用の合理化に関する法律）で定められた、2021年度までに達成必要な省エネルギー化の目標基準を達成しています。



### 環境問題への配慮

これからのビジネスにおいて、企業は環境問題を避けて通ることはできません。電力や紙の消費、環境や人体に影響を与える有害物質の使用など、お客様に商品を提供する企業として配慮すべきことは様々です。グローバルスタンダードなUNIXサーバとして、世界的視点から環境問題に取り組んでいます。

#### ■ 80PLUS認定を取得

SPARC M12およびSPARC M10の電源ユニットは、AC電源（交流）からDC電源（直流）への高変換効率を実現しています。

80PLUS®プログラムにおいて、SPARC M12の電源ユニットは、最高位の80PLUS TITANIUM認定を取得しました。



[80 PLUS Certified Power Supplies and Manufacturers（英語）](#)

#### ■ RoHS 指令対応

「RoHS 指令」とは、現在EU全域で採用されている、電子機器に対する有害物質の使用制限基準です。SPARC M12およびSPARC M10は全モデルでこのRoHS 指令に対応。世界レベルで環境問題に対応したUNIXサーバです。

#### ■ 水性塗料の使用

SPARC M12およびSPARC M10の筐体は、富士通グループが開発した業界初のプラスチック筐体に適用可能な水性塗料を使用しています。

従来のICT機器で使用されている塗料は、揮発性有機化合物（VOC：Volatile Organic Compounds）が含まれた溶剤系塗料が使用されており、光化学スモッグなどの大気汚染や、シックハウス症候群を引き起こす有害物質とされています。

富士通グループでは、溶剤によって樹脂を溶かす溶剤系塗料から、水に塗料を混ぜて使用する水性塗料への切り替えを実現するため、筐体（プラスチック部分）が変形しない乾燥温度で樹脂粒子を融着させることができる水性塗料を開発しました。

この水性塗料を使用することで、従来の溶剤系塗料と比べて、新たに使用する石油の使用量を54%、VOCを80%削減できます。

（水性塗料はSPARC M12-2、SPARC M12-2S、SPARC M10-4、SPARC M10-4Sで使用しています）

#### ■ マニュアルの電子化

自然保護、環境への配慮より、紙資源の節約への貢献を目的として、マニュアルは全て電子データ（PDF/Web）で提供しています。

■ グリーン製品

当社では環境問題への配慮として、厳しい環境評価基準（省資源化、リサイクル設計、化学物質含有/使用規制、省エネルギー、環境情報の提供など）を設けています。



■ スーパーグリーン製品

富士通グループの「グリーン製品」の適合を前提条件とし、「省エネ」「3R設計・技術」「含有化学物質」「環境貢献材料・技術」などの環境要素の何れかにおいて、環境要素がトップグループレベルにあり、自社製品または市場製品との比較において極めて優れた製品またはシステムをさします。



富士通の環境についての取り組みの詳細は、富士通ホームページ[「環境活動」](#)をご覧ください。

関連製品：SPARC M10-1、M10-4、M10-4S  
SPARC M12-1、M12-2、M12-2S

近年、サーバ開発技術の進歩により1筐体あたりの電力変換効率は向上しています。しかし一方で、実装の高密度化により、ラックあたりの電力消費量や発熱量は増加する傾向にあります。そのため、お客様のサーバ設置環境に応じた最適なシステム運用を行うには、消費電力や冷却能力のマネジメントが重要です。

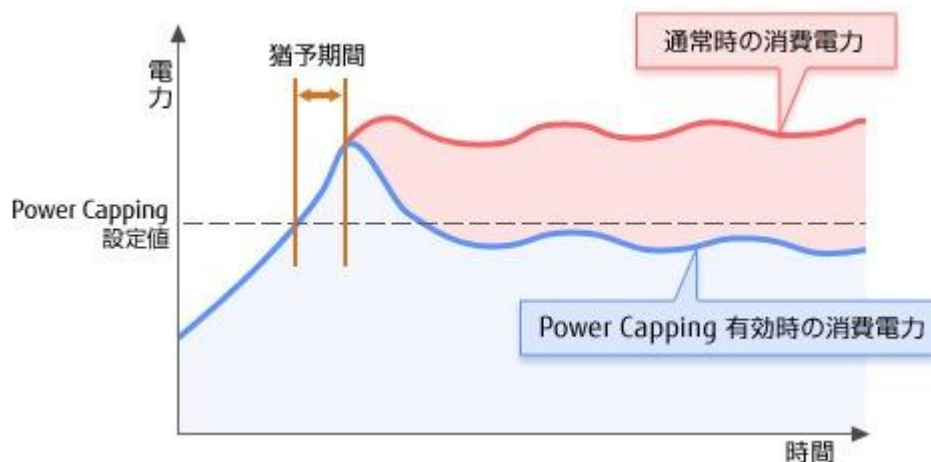
SPARC M12およびSPARC M10には、消費電力の上限値の設定により最大消費電力を抑える「Power Capping」機能と、省電力モードによって電力の無駄を無くす「Power Saving」機能があります。これらの省電力機能によってお客様の電力コスト削減や、施設の冷却能力を考慮した運用を実現します。

### 消費電力の上限値を設定するPower Capping

SPARC M12およびSPARC M10はPower Capping機能をサポートしており、設定した上限値以下の消費電力でシステムを稼働し続けることができます。

消費電力の上限値は、電力[W]または最大消費電力値に対する割合[%]のどちらかを設定します。Power Capping機能を利用すると、設定値を越えて一定時間（猶予期間）が経過したシステムはCPU周波数を自動でコントロールし、最大消費電力を抑えます。猶予期間はお客様のシステム環境に合わせて変更することができます（初期設定値は30秒）。

Power Capping機能を利用することでシステムの最大消費電力量を抑え、施設の冷却能力を超えない範囲でのシステム運用や、お客様の電力事情に合わせた消費電力量のマネジメントが可能になります。



### 使用率の低いハードウェアの消費電力を抑えるPower Saving

Power Saving機能では、システムに実装されていても使用率の低いハードウェアの消費電力を下げることによって消費電力を削減します。

関連製品：SPARC M10-1、M10-4、M10-4S  
SPARC M12-1、M12-2、M12-2S

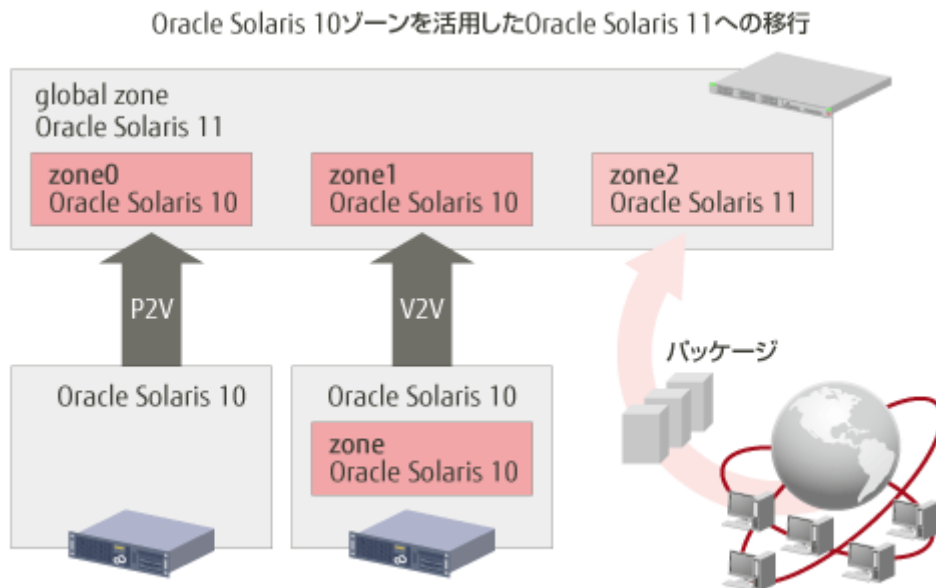
最新のOracle Solarisでは、性能や利便性の向上、仮想化機能をはじめとするOracle Solarisの新機能により、様々なメリットを享受することができます。

Oracle Solarisゾーン（コンテナ）を活用した「Oracle Solaris 10ゾーン」と「Oracle Solaris Legacy Containers」は、既存のOracle Solaris環境から、新環境への移行を低コスト、短期間で実現します。

#### Oracle Solaris 10からOracle Solaris 11への移行

##### ■ Oracle Solaris 10ゾーンでOracle Solaris 11へ移行

Oracle Solaris 11で標準提供されている仮想化機能「Oracle Solaris 10ゾーン」を活用して、ミドルウェアやアプリケーションを含めた既存の Oracle Solaris 10のシステムを、短期間かつ低コストでOracle Solaris 11搭載の最新サーバに移行することができます。（注1）



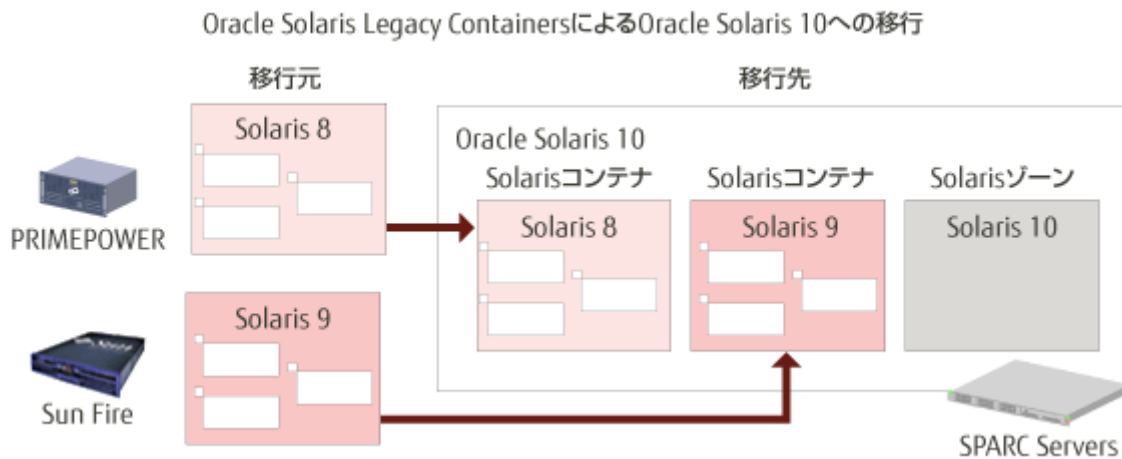
既存のOracle Solaris 10環境を、P2V（Physical-To-Virtual）機能やV2V（Virtual-To-Virtual）機能により、Oracle Solaris 11のゾーン上に、そのまま移行することができます。これにより、一台のサーバにOracle Solaris 10とOracle Solaris 11の環境を集約することができます。

Oracle Solarisはお客様資産の投資保護とTCO削減に貢献します。

（注1）一部のミドルウェアで、バージョンアップが必要な場合があります。

## ■ Oracle Solaris Legacy ContainersでOracle Solaris 10へ移行

Oracle Solaris Legacy Containers（注2）は、SPARC Enterprise、PRIMEPOWER、Sun Fireで稼動しているSolaris 8、Solaris 9環境を、Oracle Solaris 10搭載のSPARC M12およびSPARC M10に短期間で移行するための仮想化機能です。最新のSPARC ServersのOracle Solaris 10環境上で、既存のSolaris 8やSolaris 9、およびその上で動作しているお客様資産をそのまま動作させることができます。既存のミドルウェアやアプリケーションを変更せずに利用できるため、短期間かつ低コストで最新サーバに移行することが可能です（注3）。また、最新サーバでこれまでの業務を動作させるため、性能向上も期待できます。



### ・ Solaris 8, 9からの移行手順

現在ご使用のSolaris 8またはSolaris 9システムのイメージアーカイブを作成して、Oracle Solaris 10上に用意したSolaris 8、Solaris 9用コンテナ環境へ展開（コピー）するだけで、移行は完了です。

### ・ Oracle Solaris Legacy Containersが提供する機能

SPARC/Solaris環境は、命令セットの過去互換性、32bit/64bitのアプリ混在ができるなど高い資産継承性を持っており、基本的にSolaris 8、Solaris 9のバイナリプログラムは、Oracle Solaris 10でも動作可能です。APIの互換性も高く、ライブラリも古くからダイナミックリンクが基本になっているため、問題が起きることはほとんどありません。

しかし、Oracle Solaris 10の機能追加により、コマンドオプションが増えたり、出力結果が変わっているコマンドがいくつかあります。また、ごく一部ですが廃止されたAPIがあります。そのようなコマンドやAPIを使用している場合、Oracle Solaris 10環境ではアプリケーションの一部が動作しない場合があります。

Oracle Solaris Legacy Containersは、旧環境で使用していたライブラリ/コマンドを最新のOracle Solaris 10で動作させるための環境を提供します。旧コマンド/ライブラリを最新OS上で動作させるためのアシスト機能や、廃止されたAPIを提供するモジュールなどで構成されています。このような仕組みにより、Oracle Solaris 10上でのSolaris 8、Solaris 9環境の動作を実現しています。

（注2）旧名称「Solaris 8/9 Containers」

（注3）一部のミドルウェアで、バージョンアップが必要な場合があります。また、導入前に動作検証をお願いしています。

関連製品：SPARC M10-1、M10-4、M10-4S  
SPARC M12-1、M12-2、M12-2S

SPARC64™ XII（トゥエルブ）、SPARC64 X+（テンプラス）、SPARC64 X（テン）は、SPARC International, Inc.からSPARC V9認証を取得しています。当社が開発しているSPARC64とオラクルコーポレーション（注1）が開発しているSPARCプロセッサは、共にSPARC V9アーキテクチャーに基づいて開発されています。



SPARC M12およびSPARC M10はもちろんのこと、既存のUNIXサーバであるSPARC Enterprise、PRIMEPOWER、およびSunFireはOSにOracle Solarisを採用しています。Oracle Solarisはプラットフォーム間でのバイナリ互換を確保しており、安心して最新のSPARC Serversに移行していただけます。

注1：元Sun社

### SPARC64 XIIのSPARC認証





関連製品：SPARC M10-1、M10-4、M10-4S  
SPARC M12-1、M12-2、M12-2S

SPARC Serversは、本体装置内のXSCF（eXtended System Control Facility）でサーバの監視・制御を行います。XSCFは、本体装置のCPUとは別のサービスプロセッサで稼動するシステム監視機構です。

CPU・メモリ・ディスク等の状態や、ファンの回転数や装置内の温度など、本体装置の状態を常に監視しており、その情報はXSCFに通知・蓄積されます。OSがダウンしても影響を受けることなく、本体装置の監視・制御を行うことができます。また、パーティションの設定・管理やリソースの切り替え等の操作も可能です。XSCFの操作は、コマンドラインからだけでなく、Webブラウザからも行うことができます。通信はSSH、SSLで保護されており、セキュリティも確保できます。

特に、信頼性を求められるSPARC M12-2SおよびSPARC M10-4Sでは、2筐体以上の構成においてXSCFが冗長構成となっています。

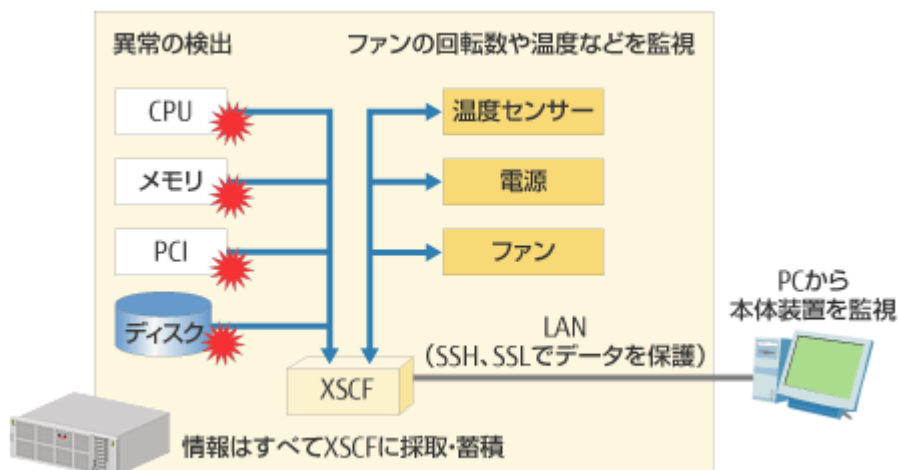
XSCFにより、本体装置の状態を的確に把握できるので、システム管理者の負担軽減や、サーバ管理コスト削減につながります。

### 本体装置の監視・制御

SPARC Serversでは、CPU・メモリ・PCIスロットをはじめ、ファンの回転数や装置内の温度など、本体装置の状態を常に監視しています。

本体装置で異常が検出されると、その情報はすべてXSCFに通知・蓄積されます。システム管理者は、PCからLAN経由でXSCFに接続し、本体装置の状態を監視・制御することができます。

本機能により、エラー箇所の特定やエラー原因の解析を速やかに行うことができます。



LANを経由した本体装置のリモート監視・制御が可能です。telnet、httpなどの標準プロトコルに加えて、SSH、SSLといった暗号化通信にも対応しています。また、SNMPにも対応しています。お客様のニーズに合わせて、監視・制御するインターフェースを選択できます。

■ XSCF Webコンソールを利用した装置の監視・制御

Webブラウザからシステムの状態を階層的に表示します。各 부품の動作状況や装置内の温度などの本体装置の監視や、電源投入・切断、CPUコア アクティベーションの追加などの操作が可能です。



■ コマンドラインを利用した装置の監視・制御

XSCFシェルを利用した、コマンドラインでの本体装置の監視や、電源投入・切断等の制御が可能です。



■ メール通知機能

本体装置で異常が発生すると、携帯電話やパソコンにE-mailで通知できます。システム管理者が離れた場所においても、装置情報をリアルタイムに受け取ることができ、迅速な対応が可能です。



異常が起きるとE-mailで通知、携帯電話での受信も可能

## ■ 運用管理ソフトウェアとの連携

複数サーバを監視可能なSystemwalkerとの連携により、複数台のサーバを一括管理することが可能です。

## ■ リモート通報機能

XSCFの機能を利用して、富士通サポートセンターの専門スタッフが、本体装置の稼働状況をリモートで常時監視します。万一のトラブル発生時も、システム管理者にかわり専門スタッフが適切に対応し、トラブルの早期解決を実現します。

リモート通報機能を利用するためには、運用・保守サービス「SupportDesk」のご契約が必要です。

## セキュリティ

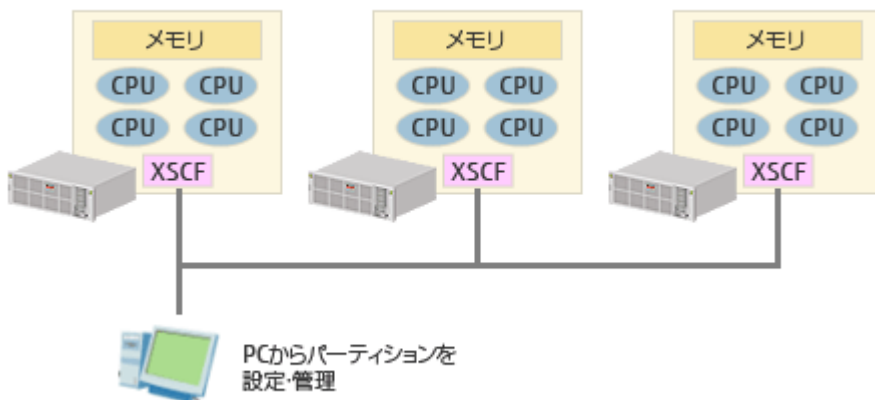
XSCFの操作は、専用のユーザアカウントを作成して行います。ユーザアカウントごとに操作レベルやアクセスできるパーティション等を設定することができます。

業務に合わせて必要な権限を設定したユーザアカウントを用意することで、セキュリティの向上や操作ミスの防止につながります。例えば、本体装置の監視はできても電源操作はできないように設定しておけば、誤って電源断をしてしまうリスクを回避できます。

ユーザアカウントは、LDAPサービスを利用してネットワーク間で一元管理することもできます。

## ハードウェアパーティションの構成・管理

SPARC Serversでは、ハードウェアパーティションの設定・管理をXSCFで行うことができます。パーティションごとにユーザアカウントを作成して管理を行えるので、管理性に優れているとともに、高いセキュリティを確保できます。



## ファームウェアアップデート

SPARC Serversのファームウェアは、システムを稼働させたまま、最新版にアップデートすることができます。アップデートの際に必要なシステム停止時間は、再起動に要する時間だけなので、システム停止時間を最小に抑えることができます。

SPARC Serversのファームウェアには、XSCFを制御するXSCFファームウェアと、本体装置を制御するPOST/OpenBoot PROM (OBP) ファームウェアがあります。

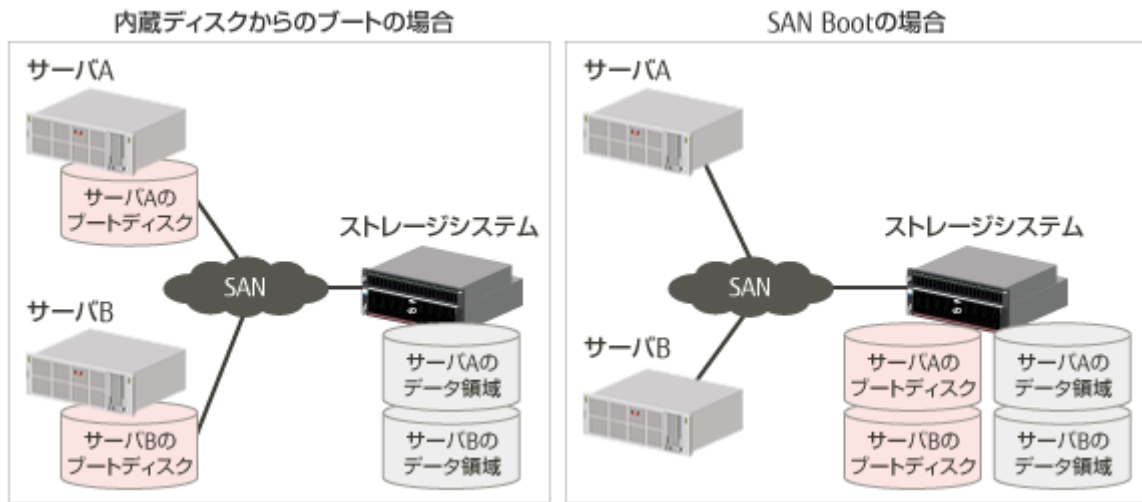
XSCFファームウェアはXSCFボード上に記録されています。XSCFファームウェアは、システムを稼働したままアップデートできます。

POST/OBPファームウェアは、システムを稼働したままアップデートの準備を行うことができ、タイミングを見て再起動するとアップデートを反映できます。

パーティション構成の場合は、パーティションごとにアップデートを反映できます。最新のファームウェアは、Webサイトで提供しています。

関連製品：SPARC M10-1、M10-4、M10-4S  
SPARC M12-1、M12-2、M12-2S

SAN Bootは、内蔵ディスクではなく、ファイバーチャネル経由で接続されたストレージシステムからOSを起動する機能です。



ストレージシステムの高信頼性や先進的な機能により、可用性、運用管理性の向上を実現できます。

SPARC Serversは、仮想化機能 Oracle VM Server for SPARCをサポートしており、仮想化環境においても物理環境と同様に、SAN Bootを利用できます。

## 可用性の向上

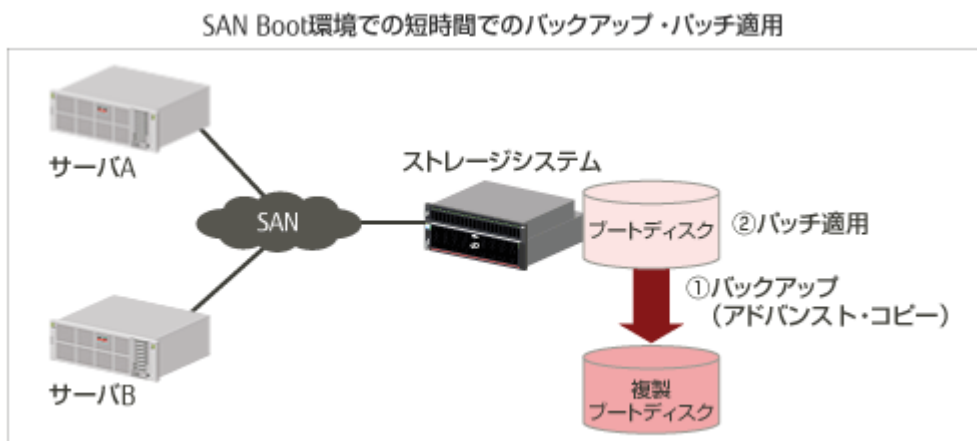
### ■ 高信頼ストレージシステム（ETERNUS）の活用

設計～出荷まで、信頼性を徹底追求したストレージシステム ETERNUSですべてのデータを一元管理することで、常に安定運用を実現します。

### ■ バックアップ・リストアおよびパッチ適用作業時間の短縮

ETERNUSは、アドバンスト・コピー機能を提供しており、業務ボリュームのある時点におけるデータを、秒単位の短時間で同じストレージシステム内の別のボリュームに高速にコピーすることができます。

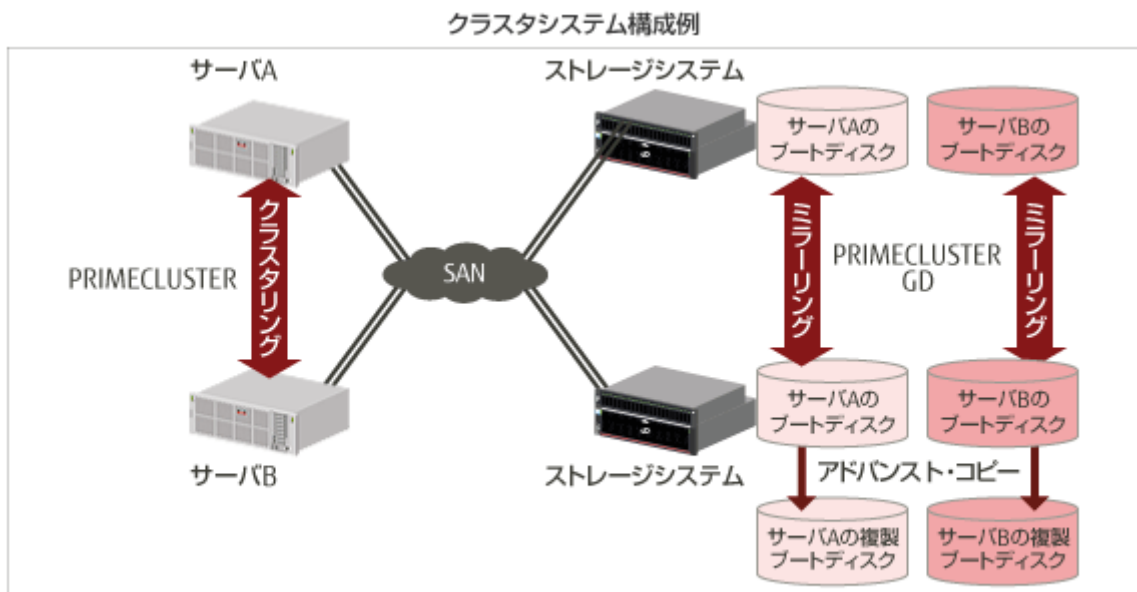
アドバンスト・コピー機能を利用することで、ブートディスクのバックアップ・リストアなどに要する時間を短縮できます。



## ■ PRIMECLUSTERとの連携

PRIMECLUSTERは、富士通の高信頼、高可用技術と先進のクラスタリング技術を結集した高信頼基盤ソフトウェアです。PRIMECLUSTERは、SAN Bootに対応しています。

ボリューム管理機能を提供するソフトウェア PRIMECLUSTER GDの利用により、筐体内または筐体間のブートディスクをミラーリングすることができます。より高信頼なシステムを構築することが可能です。



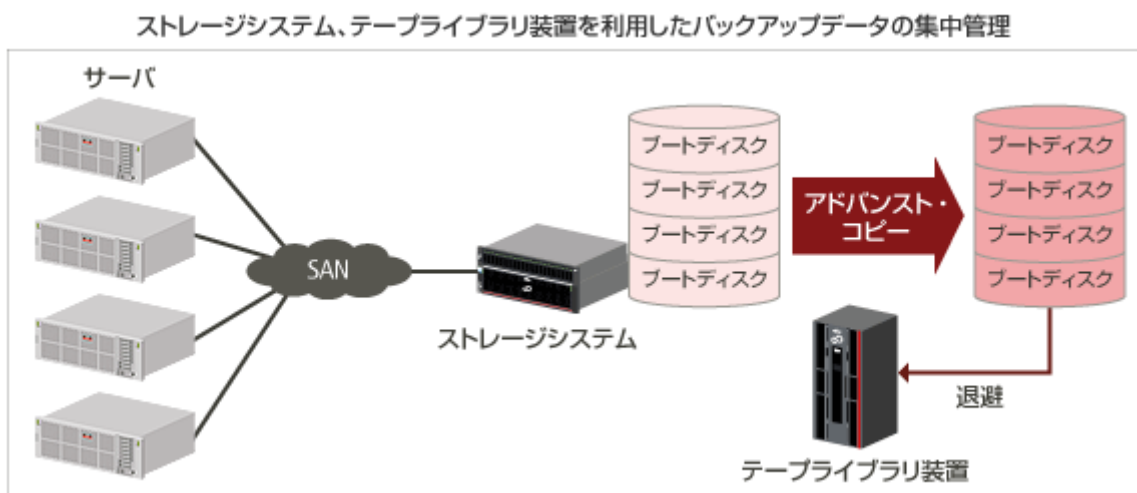
注：ストレージシステム1台でもブートディスクの冗長構成が可能。  
(PRIMECLUSTER GD、またはETERNUSの機能による (RAID 1))

## 運用性の向上

### ■ ブートディスクの一括管理

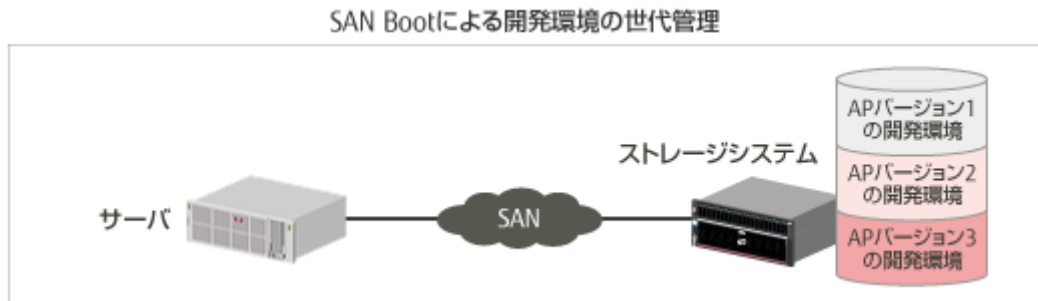
大規模システムで管理サーバの台数が多いと、サーバごとにブートディスクのバックアップを採取するのは、時間と手間がかかります。サーバのブートディスクを1台のストレージシステムに集約し、バックアップデータをストレージシステム上で一括管理することで、管理工数を削減することができます。

またバックアップデータをテープライブラリ装置で世代管理することで、運用ミスも防げます。



## ■ 開発環境の世代管理

複数の開発環境が存在する場合、開発環境ごとにサーバを用意すると、サーバの台数が増えて管理が煩雑になります。アプリケーションのバージョンの違いなどによる、複数の開発環境のバックアップを1台のストレージシステムに用意し、選択してシステムを起動することで、必要な開発環境をすぐに利用できます。その結果、サーバの台数や運用管理工数を削減することができます。



関連製品：SPARC M10-1、M10-4、M10-4S  
SPARC M12-1、M12-2、M12-2S

SPARC Serversでは、お客様に安心して製品をご利用いただくために、保証書の添付を行っております。保証書の有効期間中、製品の無償修理を行います。

#### 製品保証の概要

無償修理期間	当社出荷日から1年間（終了日は保証書に記載）
修理形態	無料訪問修理（オンサイト） サービス受付時間：9時～17時 （土曜、日曜、祝日、および12月30日～1月3日をのぞく）
対象製品 （OSおよびソフトウェアは除く）	SPARC M12本体装置（内蔵オプション含む） SPARC M10本体装置（内蔵オプション含む） SPARC M12用外付けオプション商品（一部商品を除く） SPARC M10用外付けオプション商品（一部商品を除く）

（注）保証内容の詳細、修理相談窓口等は、お買い上げ製品に添付の保証書にてご確認ください。

さらに、システムの安定稼働や万一の故障での早期修復などに対応する運用・保守サービス[SupportDesk](#)のご契約をおすすめします。